

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09205382 A**

(43) Date of publication of application: **05.08.97**

(51) Int. Cl.

H04B 1/26

(21) Application number: **08312275**

(22) Date of filing: **22.11.96**

(30) Priority: **22.11.95 JP 07304338**

(71) Applicant: **TOSHIBA CORP**

(72) Inventor:
**YAMAJI TAKAFUMI
WATANABE OSAMU
ITAKURA TETSURO
OTAKA SHOJI
FUJIMOTO RYUICHI
TANIMOTO HIROSHI**

**(54) FREQUENCY CONVERTER AND RADIO
RECEIVER USING IT**

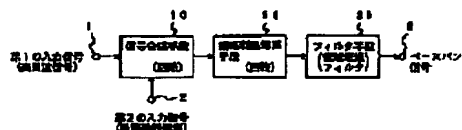
(57) Abstract:

PROBLEM TO BE SOLVED: To drive a frequency converter with a local oscillation signal with a small level by amplifying an output signal of a signal synthesis circuit so as to provide an output of a signal whose amplitude is constant and suppressing an undesired signal component in this signal so, as to provide an output of a signal component thereby avoiding a problem of self-mixture.

SOLUTION: A signal synthesis means 10 synthesizes a high frequency input signal and a local oscillation signal received via input terminals 1, 2 to provide an output of a synthesis signal. An amplitude limit amplifier means 20 receives the synthesis signal synthesized by the signal synthesis means 10 to limit its amplitude and to provide an output of the synthesis signal. A filter means (low-pass filter) 30 passes the low frequency component of the signal subject to PWM modulation means by a high frequency input signal and whose amplitude is limited by the amplitude limit means 20 to demodulate an output signal of the amplitude limit means 20. Moreover, the signal output demodulated by a

filter means 30 is outputted externally via an output terminal 6 as a base band signal.

COPYRIGHT: (C)1997,JPO



Title of the Prior Art

Japanese Published Patent Application No. Hei.9-205382

Date of Publication: August 5, 1997

Concise Statement of Relevancy

This prior art discloses, in Figure 16, a frequency converter comprising a comparator 25 which receives a high frequency signal and a local oscillation signal, and compares these two signals to perform frequency conversion, and a low-pass filter 30 which receives a comparison output from the comparator 25, and passes only low-frequency components to remove high frequency components that are spurious. Further, this prior art discloses, in Figure 17, a specific construction of the frequency converter in which a LPF 30 comprising a resistance and a capacitor is formed in an output load part of a deferential amplifier 15 that corresponds to the comparator 25.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-205382

(43)公開日 平成9年(1997)8月5日

(51)IntCl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 B 1/26

H 0 4 B 1/26

B

審査請求 未請求 請求項の数26 O L (全 27 頁)

(21)出願番号 特願平8-312275

(22)出願日 平成8年(1996)11月22日

(31)優先権主張番号 特願平7-304338

(32)優先日 平7(1995)11月22日

(33)優先権主張国 日本 (J P)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 山路 隆 文

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72)発明者 渡 辺 理

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72)発明者 板 倉 哲 朗

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(74)代理人 弁理士 佐藤 一雄 (外3名)

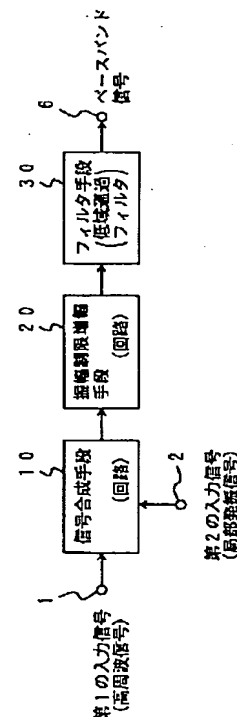
最終頁に続く

(54)【発明の名称】 周波数変換器およびこれを用いた無線受信機

(57)【要約】

【課題】 ダイレクトコンバージョン受信機の自己混合の問題を回避するとともに、小さい局部発振信号で駆動可能な周波数変換器及びこれを用いた無線受信機を提供する。

【解決手段】 周波数変換器は、第1の入力信号と第2の入力信号とを入力してこれらの信号を合成すると共に第2の入力信号の周波数の偶数倍の雑音を除去した合成信号を出力する信号合成手段(10)と、差動増幅回路により構成され前記信号合成手段が出力する合成信号を増幅して振幅が一定である増幅信号を出力する振幅制限増幅手段(20)と、振幅制限増幅手段が出力する増幅信号を入力してこの増幅信号の中から不要信号成分を除去して必要信号成分のみを含むベースバンド信号を生成して出力するフィルタ手段(30)と、を備える。また、このような構成を有する周波数変換器を用いる無線受信機(60)が、局部発振器の出力を可変減衰器、または可変利得アンプに入力し、可変減衰器又は可変利得アンプの出力を前記第1の入力信号として周波数変換器に入力することにより、利得制御を行なう。



【特許請求の範囲】

【請求項 1】第 1 の入力信号と第 2 の入力信号とを入力し、これら第 1 および第 2 の信号を合成して合成信号を出力すると共に、前記第 2 の入力信号としての局部発振信号の周波数の偶数倍の周波数の雑音を除去する偶数倍波抑圧手段を備える信号合成手段と、

差動増幅回路により構成され、前記信号合成手段が出力する前記合成信号を増幅し、振幅が一定である増幅信号を出力する振幅制限増幅手段と、

前記振幅制限増幅手段が出力する増幅信号を入力し、この増幅信号の中から不要信号成分を除去して所望の信号成分を出力するフィルタ手段と、

を備えることを特徴とする周波数変換器。

【請求項 2】第 1 の入力端子に第 1 の入力信号を入力し、第 2 の入力端子に第 2 の入力信号を入力する比較器と、

前記比較器の出力を入力して不要信号成分を除去して出力するフィルタと、

を備えることを特徴とする周波数変換器。

【請求項 3】前記比較器として差動増幅回路を用いることを特徴とする請求項 2 に記載された周波数変換器。

【請求項 4】第 1 の入力端子に第 1 の入力信号を入力し第 2 の入力端子に第 2 の入力信号を入力して、第 1 および第 2 の入力信号を比較する第 1 の比較器と、

第 1 の入力端子に第 2 の入力信号を入力し第 2 の入力端子に第 1 の入力信号の反転信号を入力し、入力された両信号を比較する第 2 の比較器と、

第 1 の比較器の出力と第 2 の比較器の出力とを入力して、両信号を合成し不要信号成分を除去して所望の信号成分のみを出力するフィルタと、

を備えることを特徴とする周波数変換器。

【請求項 5】第 2 の 2 端子非線形素子の第 1 の端子に接続された第 1 の端子と、第 1 の入力信号を入力する第 2 の端子と、を備える第 1 の 2 端子非線形素子と、前記第 1 の 2 端子非線形素子の端子に接続された第 1 の端子と、第 2 の入力信号を入力する第 2 の端子と、を備える第 2 の 2 端子非線形素子と、

より構成され、前記第 1 および第 2 の 2 端子非線形素子の何れかの第 2 の端子より出力信号が取り出されることを特徴とする周波数変換器。

【請求項 6】第 1 および第 2 の 2 端子非線形素子が可変容量ダイオードであることを特徴とする請求項 5 に記載された周波数変換器。

【請求項 7】第 1 および第 2 の 2 端子非線形素子がデプレッションタイプの電界効果トランジスタ (FET) であることを特徴とする請求項 5 に記載された周波数変換器。

【請求項 8】第 1 および第 2 の入力信号の何れか一方が入力される第 2 端子を備える第 1 の 2 端子非線形素子と、

第 2 および第 1 の入力信号の何れか他方が入力される第 2 端子を備える第 2 の 2 端子非線形素子と、

前記第 1 の 2 端子非線形素子の第 1 端子と前記第 2 の 2 端子非線形素子とのそれぞれの第 1 端子が接続される出力端子を備えるバイアス供給手段と、

を備え、

前記第 1 および第 2 の 2 端子非線形素子の第 2 端子の何れかより出力信号を取り出すことを特徴とする周波数変換器。

10 【請求項 9】第 1 および第 2 の 2 端子非線形素子がダイオードであることを特徴とする請求項 8 の周波数変換器。

【請求項 10】第 1 の入力信号と第 2 の入力信号とを入力し、これら第 1 および第 2 の信号を合成して第 1 の合成信号を出力する第 1 の信号合成手段と、

前記第 1 の信号合成手段が出力する前記第 1 の合成信号を増幅し、振幅が一定である第 1 の増幅信号を出力する第 1 の振幅制限増幅手段と、

第 1 の入力信号と第 2 の入力信号の反転信号とを入力し、これら第 1 の入力信号と第 2 の入力信号の反転信号を合成して第 2 の合成信号を出力する第 2 の信号合成手段と、

前記第 2 の信号合成手段が出力する前記第 2 の合成信号を増幅し、振幅が一定である第 2 の増幅信号を出力する第 2 の振幅制限増幅手段と、

前記第 1 および第 2 の振幅制限増幅手段がそれぞれ出力する第 1 および第 2 の増幅信号を入力し、両信号を合成して不要な信号成分を除去し、所望の信号成分のみを出力するフィルタと、

30 を備えることを特徴とする周波数変換器。

【請求項 11】第 1 の入力信号と第 2 の入力信号とを入力し、これら第 1 および第 2 の信号を合成して合成信号を出力する信号合成手段と、

前記信号合成手段が出力する前記合成信号に直流オフセットを付加するオフセット付加手段と、

直流オフセットが付加された前記合成信号を増幅し、振幅が一定である増幅信号を出力する振幅制限増幅手段と、

前記振幅制限増幅手段が出力する前記増幅信号を入力し、増幅信号に含まれる不要な信号成分を除去して、所望の信号成分を出力するフィルタ手段と、

40 を備えることを特徴とする周波数変換器。

【請求項 12】前記オフセット付加手段が、デジタル・アナログ変換器を備えていることを特徴とする請求項 11 に記載された周波数変換器。

【請求項 13】第 1 の入力端子に第 1 の入力信号を入力し第 2 の入力端子に第 2 の入力信号を入力して、第 1 および第 2 の入力信号を比較する第 1 の比較手段と、

50 第 1 の入力端子に第 2 の入力信号を入力し第 2 の入力端子に第 1 の入力信号の反転信号を入力して、入力された

両信号を比較する第2の比較手段と、
前記第1の比較手段と第2の比較手段のそれぞれの小信号利得を制御する利得制御手段と、
前記第1の比較手段の出力と第2の比較手段の出力を入力し、両信号を合成して不要な信号成分を除去し、所望の信号成分を出力するフィルタ手段と、
を備えることを特徴とする周波数変換器。

【請求項14】前記利得制御手段は、前記第1および第2の比較手段のバイアス電流を制御することにより前記小信号利得を制御することを特徴とする請求項13に記載された周波数変換器。

【請求項15】前記利得制御手段は、第1の入力信号と第1の入力信号の反転信号に直流オフセットを付加することにより前記小信号利得を制御することを特徴とする請求項13に記載された周波数変換器。

【請求項16】前記利得制御手段は、入力信号としてデジタル制御信号を入力することを特徴とする請求項13に記載された周波数変換器。

【請求項17】高周波信号を入力して2つの高周波信号に分配してそれぞれを出力する高周波分配回路と、
少なくともトランジスタ差動対を備え、前記高周波分配回路により分配された一方の高周波信号を入力してその周波数を変換する第1の偶高調波周波数変換器と、
少なくともトランジスタ差動対を備え、前記高周波分配回路により分配された他方の高周波信号を入力してその周波数を変換する第2の偶高調波周波数変換器と、
局部発振信号を入力し、前記第1の偶高調波周波数変換器と、前記第2の偶高調波周波数変換器のそれぞれに、位相が互いに $\pi/4$ 異なる局部発振信号を分配する局部発振信号分配回路、よりなる直交復調器と、
を備えることを特徴とする周波数変換器を用いた無線受信機。

【請求項18】前記局部発進信号分配回路は、可変移相回路と、前記可変移相回路の入力信号と出力信号の排他的論理和を演算する排他的論理和回路と、この排他的論理和回路の出力信号の直流成分レベルを検出する第1の低域通過フィルタと、前記可変移相回路の入力信号の直流成分レベルを検出する第2の低域通過フィルタと、前記第1の低域通過フィルタの出力信号を増幅する増幅回路と、前記増幅回路の出力信号と前記第2の低域通過フィルタの出力信号を比較しその差を増幅する比較回路と、前記可変移相回路の入力信号を各々入力し前記第1および第2の偶高調波周波数変換器に出力する第1および第2のバッファと、により構成され、
前記比較回路の出力により前記移相回路の移相量が制御されることを特徴とする請求項17に記載された周波数変換器を用いた無線受信機。

【請求項19】前記第1および第2のバッファは、入力

信号を三角波に変換する変換機能をそれぞれ有することを特徴とする請求項18に記載の周波数変換器を用いた無線受信機。

【請求項20】前記移相回路は、M段(Mは偶数)のインバータ回路よりなることを特徴とする請求項18に記載の周波数変換器を用いた無線受信機。

【請求項21】前記局部発振信号分配回路は、局部発振信号を入力する直列接続された第1および第2の抵抗と、局部発振信号を入力する直列接続された第3の抵抗および第1の容量と、前記第1の抵抗と第2の抵抗の直列接続点の信号を振幅制限し、その高調波成分を除去して前記第1または第2の偶高調波周波数変換器の何れか一方に供給するための第3のフィルタと、前記第3の抵抗と第1の容量との直列接続点の信号を振幅制限し、その高調波成分を除去して前記第1または第2の偶高調波周波数変換器の他方に供給するための第4のフィルタと、により構成されることを特徴とする請求項17に記載された周波数変換器を用いた無線受信機。

【請求項22】前記局部発振信号分配回路は、局部発振信号を入力する直列接続された第1および第2の抵抗と、局部発振信号を入力する直列接続された第3の抵抗および第1の容量と、前記第1の抵抗と第2の抵抗との直列接続点の信号を前記第1および第2の偶高調波周波数変換器の何れか一方に供給する第1のバッファと、前記第3の抵抗と第1の容量との直列接続点の信号を前記第2および第1の偶高調波周波数変換器の他方に供給する第2のバッファと、により構成され、
前記第1の抵抗の抵抗値は、前記第2の抵抗の抵抗値のおよそ(ルート2-1)倍であることを特徴とする請求項17に記載された周波数変換器を用いた無線受信機。

【請求項23】第1の入力信号と第2の入力信号とを入力し、これら第1及び第2の信号を合成して合成信号を出力する信号合成手段と、前記信号合成手段が出力する前記合成信号を増幅し振幅が一定である増幅信号を出力する振幅制限増幅手段と、前記振幅制限増幅手段が出力する増幅信号を入力し、この増幅信号の中から不要信号成分を除去して所望の信号成分を生成して出力するフィルタ手段と、を備える周波数変換器を用いた無線受信機であって、

局部発振器の出力を可変減衰器、または可変利得アンプに入力し、可変減衰器又は可変利得アンプの出力を前記第1の入力信号として周波数変換器に入力することにより、利得制御を行なうことを特徴とする周波数変換器を用いた無線受信機。

【請求項24】前記局部発振器の出力波形の立ち上がりまたは立ち下りの少なくとも一方の信号の時間変化率が、立ち下りまたは立ち上りの期間においてほぼ一定となるように設定されていることを特徴とする請求項18に記載された周波数変換器を用いた無線受信機。

【請求項25】前記局部発振器の出力は、三角波である

ことを特徴とする請求項 18 に記載された周波数変換器を用いた無線受信機。

【請求項 26】高周波信号を入力して 2 つの高周波信号に分配してそれぞれを出力する高周波分配回路と、前記高周波分配回路により分配された一方の高周波信号を入力してその周波数を変換する第 1 の偶高調波周波数変換器と、
前記高周波分配回路により分配された他方の高周波信号を入力してその周波数を変換する第 2 の偶高調波周波数変換器と、

4 × N (N は正の整数) 段のオリングオシレータよりなる局部発振器と、

前記リングオシレータの第 1 の出力を前記第 1 の偶高調波周波数変換器に供給し、前記リングオシレータの第 1 の出力より N 段シフトされた第 2 の出力を前記第 2 の偶高調波周波数変換器に供給する直交復調器と、
を備えることを特徴とする周波数変換器を用いた無線受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は無線通信に用いられる周波数変換器およびこれを用いた無線受信機に係り、特に小さい局部発振信号により駆動することのできる周波数変換器およびこの周波数変換器を用いることによりダイレクトコンバージョン受信機等における自己混合を回避することのできる無線受信機に関する。

*

$$V_{OUT}(t) = K \times F(t) \times \{I_{rf}(t) + I_{ee}\} \quad \dots (1)$$

ただし、 I_{rf} はトランジスタ T_{r1} のコレクタから出力される高周波信号電流であり、 I_{ee} はトランジスタ T_{r1} のコレクタに流れるバイアス電流であって、 $F(t)$ は局部発振信号の周波数と同じ周波数で 1 と -1 が交互に現れる関数、 K は負荷回路によって定まる定数である。

【0004】 $F(t)$ は、局部発振信号の周波数の整数倍の周波数成分を含む。所望の信号は $F(t)$ の基本波※

$$\frac{K}{2} A(t) \{ \cos(2\pi(f_{rf}-f)t) - \cos(2\pi(f_{rf}+f)t) \} \quad \dots (2)$$

低域通過フィルタを用いて上式の「 $A(t) \cos(2\pi(f_{rf}-f)t)$ 」の信号成分を取り出すことによって、搬送波周波数が f_{rf} である信号を搬送波周波数が $f_{rf}-f$ に変換することができる。

【0007】

【発明が解決しようとする課題】このような周波数変換回路を直接変換受信機 (Direct-Conversion Receiver) に用いた場合、Asad Abidi 著「Low-Power Radio-Frequency IC's for Portable Communications」(Proceedings of the IEEE, vol. 83, No. 4, April 1995) に述べられているように、局部発振信号が高周波信号入力端子から漏洩し、低雑音増幅回路やアンテナのインスピーダンス

*【0002】

【従来の技術】従来の周波数変換器としては、例えば図 44 に示すものが知られている。無線周波数 (RF) 端子 1 から入力される信号は、高周波入力回路 (図示せず) を介して第 1 のトランジスタ T_{r1} のベースに入力される。また、第 1 及び第 2 の局部発振 (L_o 、 $*L_o$) 端子 2 及び 3 から入力される局部発振信号は、差動対 4 を構成する第 2 及び第 3 のトランジスタ T_{r2} 及び T_{r3} の両ベースに入力される。なお信号 $*L_o$ は、信号 L_o の反転信号である。トランジスタ差動対 4 の動作は、P.R. Gray 及び R.G. Meyer 著、「Analysis and Design of Analog Integrated Circuits」に述べられているとおり、第 1 のトランジスタ T_{r1} のコレクタ電流を第 2 及び第 3 のトランジスタ T_{r2} 及び T_{r3} の両ベース間の電位差にもとづいて両トランジスタにそれぞれ分配する。前記コレクタ電流は、負荷回路 5 により電圧出力に変換され、出力 V_{OUT} として出力される。前記負荷回路 5 は第 4 及び第 5 のトランジスタ T_{r4} 及び T_{r5} より構成されている。

20 【0003】トランジスタ差動対を用いる周波数変換器は、変換利得の変動を少なくするため両ベース端子に大きな電圧振幅を与えて差動対を構成する第 1 及び第 2 のトランジスタ T_{r1} 、 T_{r2} をスイッチ動作させる。このときの出力は、次式 (1) により表わすことができる。

※成分 $\sin(2\pi f t)$ と I_{rf} の積である。ただし f は局部発振周波数である。

30 【0005】ここで、「 $I_{rf} = A(t) \sin(2\pi f_{rf} t)$ 」とすると、以下の式 (2) のように表わすことができる。

【0006】

【数 1】

ミスマッチなどのために反射され、高周波入力信号 I_{rf} に重畳されて周波数変換器に入力される。この信号は本来の局部発振信号と混合されて、直流オフセットになる。またアンテナの周囲の環境変動に伴って、反射量が変動したりするとオフセットが変動するために周波数が低い雑音となることがある。

【0008】直接変換受信機においては、受信信号を直流近辺のベースバンド信号に変換するため、直流オフセットや低い周波数の雑音をフィルタによって所望信号と分離することは不可能であり、通信品質の劣化の原因となる。この問題は局部発振信号の自己混合 (self-mixing) と呼ばれているが、この解決手段として、伊東、川

上らは1995年電子情報通信学会総合大会、講演番号C-87「ダイレクトコンバータ用偶高調波ミキサの偶数次混合特性」において、アンチパラレルダイオードペアを用いた偶高調波ミキサを用いることを提案している。ダイオードの電圧電流特性は、「 $I = I_s \{ \exp(\alpha V) - 1 \}$ 」と表わすことができる。なお I_s および α は素子によって定まる定数である。上式における「 $\exp(x)$ 」をテーラー展開すると、下式(3)のように

【0009】

【数2】

$$\sum_{n=0}^{\infty} \frac{1}{n!} x^n \quad \dots \quad (3)$$

となり、 x については偶数次の項も奇数次の項も含まれている。ここで、アンチパラレルダイオードペアは特性が等しいダイオードを逆向きに接続することにより偶数次の項を互いに打ち消して、全体として奇数関数特性を持っている。局部発振信号周波数を高周波信号周波数の2分1に設定すると、高周波信号と局部発振信号の2次歪みが混合された3次歪み成分が所望のベースバンド信号として出力される。一方、アンテナや低雑音増幅回路などにおいて反射されてくる局部発振信号は、本来の局部発振信号と混合されるが、直流近辺に変換されるのは2次歪み成分(自乗成分)であるため、局部発振信号の自己混合は小さくなる。

【0010】しかしながら、アンチパラレルダイオードペアを用いる場合には、変換損失を少なくするために、大きな局部発振信号入力が必要となる。例えば、高橋、桑鶴らによる、1993年電子情報通信学会秋季大会、講演番号B-329、「偶数次の相互変調歪み特性を改善したダイレクトコンバージョン受信機の検討」に説明されているように、差動増幅回路型の周波数変換回路は90dBμV、約90mVp-pの局部発振信号入力で動作しているのに対して、アンチパラレルダイオードペアを用いる場合には、伊東らの評価結果が示しており、少なくとも0dBm、約630mVp-p以上の局部発振信号が必要である。このことは、アンチパラレルダイオードペアによる偶高調波ミキサがダイオードの導通状態と非導通状態を利用していることを示している。すなわち、

- (1) 一方のダイオードが導通している状態
- (2) 両方のダイオードが非導通状態
- (3) 他方のダイオードが導通している状態

の3つの状態を遷移することにより周波数変換を実現している。

【0011】このように、局部発振信号として大きな信号振幅を出力すると、受信機からそれだけ大きな不要輻射が発生することが予想され、他の無線通信に妨害を与えることが懸念されている。また、携帯電話や携帯無線

端末を電池により駆動するためには、消費電力の低減化が求められているが、高い周波数で0.6V以上の信号を得るためには局部発振器、あるいは局部発振信号増幅回路の消費電流を大きくする必要がある。

【0012】本発明は前述のように、ダイレクトコンバージョン受信機の自己混合の問題を回避するとともに、小さい局部発振信号で駆動可能な周波数変換器及びこれを用いた無線受信機を提供することを目的としている。

【0013】

10 【課題を解決するための手段】 前述の課題を解決するため、本発明の周波数変換器は、高周波信号(第1の入力信号)と局部発振信号(第2の入力信号)とを入力して両信号を合成した合成信号を出力する信号合成回路と、この信号合成回路の出力信号を増幅して振幅が一定の信号を出力する振幅制限増幅回路と、この振幅制限増幅回路の出力信号を入力して不要信号成分を抑圧して所望の信号成分を出力するフィルタと、を具備している。

【0014】上記構成において、本発明に係る振幅制限増幅回路は従来の偶高調波ミキサにおけるアンチパラレルダイオードペアの機能を担っている。すなわち、

- (1) 入力信号が正の制限振幅を超えている状態
- (2) 入力信号が負の制限振幅と正の制限振幅との間にある状態
- (3) 入力信号が負の制限振幅を超えている状態

の3つの状態を遷移することによって周波数変換を実現するようにしている。

【0015】このような状態を踏まえて、局部発振(ローカル)信号の小さい振幅により周波数変換器の動作を可能にするためには、正の制限振幅と負の制限振幅の間隔を狭く設定するようにすればよい。その極限は、上記(2)の状態がなくなった理想的な振幅制限回路である場合である。

【0016】このような理想的な振幅制限回路を用いた場合、第1の入力信号(高周波信号または変調信号)として第2の入力信号(局部発振信号)の周波数の偶数倍の周波数を有する信号を入力すると、第1の入力信号の振幅情報がパルス幅変調(PWM)信号として出力されることになる。

【0017】一方、第1の入力信号として、第2の入力信号(局部発振信号)の周波数の奇数倍の周波数を入力すると、第1の入力信号の振幅情報がパルス位置変調(PPM)信号として出力される。広く知られている通り、低域通過フィルタはPWM信号を復調するが、PPM信号を復調することはない。

【0018】実際の振幅制限増幅回路には僅かではあるが上記(2)の状態が存在するが、事実上PWM信号またはPPM信号とみなすことのできる信号出力を得ることができる。したがって、本発明に係る周波数変換器によれば振幅の小さい局部発振信号により動作することが可能な偶高調波用の周波数変換器を構成することができ

る。

【0019】

【発明の実施の形態】以下、この発明に係る周波数変換器およびこれを用いた無線受信機の好適な実施の形態について、添付図面を参照しながら詳細に説明する。

【0020】図1は本発明の第1の実施の形態に係る周波数変換器の構成を示すブロック図である。図1において、第1の実施の形態に係る周波数変換器は、入力端子1及び2を介して入力した高周波入力信号と局部発振信号とを合成して合成信号を出力する信号合成手段10と、この信号合成手段10により合成された合成信号を入力してその振幅を制限して出力する振幅制限増幅手段20と、前記高周波入力信号によりPWM変調されかつ振幅制限手段20により振幅制限された信号の低域成分を通過させることにより振幅制限手段20の出力信号を復調するフィルタ手段（低域通過フィルタ）30と、を備えている。フィルタ手段30により復調された信号出力は、ベースバンド信号として出力端子6を介して外部に出力される。

【0021】図2は、第1の実施の形態に係る周波数変換器のより詳細な構成を示した回路図である。図2において、信号合成回路（手段）10は、それぞれのベースに高周波入力信号が供給されるトランジスタTr10及びTr11と、それぞれのベースに第1及び第2の局部発振信号が供給されると共にそれぞれのエミッタが前記トランジスタTr10及びTr11のコレクタにそれぞれ接続されるトランジスタTr12及びTr13と、を備えている。なお、符号11は、パイアス回路である。

【0022】振幅制限回路（手段）20は、前記トランジスタTr10とTr12のコレクタ・エミッタ間の接続点の信号をベースに入力するトランジスタTr20と、トランジスタTr11とTr13のコレクタ・エミッタ間の接続点の信号をそのベースに入力するトランジスタTr21と、前記トランジスタTr20のコレクタにそのベースが接続されたトランジスタTr22と、前記トランジスタTr21のコレクタにそのベースが接続されたトランジスタTr23と、前記トランジスタTr20及びTr21のエミッタに共通接続された定電流源21と、トランジスタTr22のエミッタに接続された定電流源22と、トランジスタTr23のエミッタに接続された定電流源23と、を備えている。前記フィルタ手段としての低域通過フィルタ30は、抵抗を介して前記トランジスタTr22と定電流源22との接続点の電圧を正端子に入力すると共に抵抗を介して前記トランジスタTr23と定電流源との接続点の電圧を負端子に入力する差動演算増幅器31を備えている。

【0023】以上の構成において、端子1及び2を介して高周波（RF）信号とその反転された反転高周波（*RF）信号とが、差動アンプとして動作する2つのトランジスタTr10とTr11とのそれぞれのベースに供

給される。このトランジスタTr10及びTr11はそれぞれの負荷としてインダクタL1及びL2を備えている。

【0024】一方、局部発振（Lo）信号は、端子2及び3を介してトランジスタTr12及びTr13のそれぞれのベースに入力される。これらのトランジスタTr12及びTr13はエミッタフォロワであるため、それぞれのエミッタと接地との間にインダクタL1及びL2を介してそれぞれ負荷としてのトランジスタTr10及びTr11のコレクタが接続されており、これらのトランジスタTr10及びTr11のコレクタのインピーダンスが高いため、Lo信号はTr20、Tr21のベースに供給される。また、負荷としてのインダクタンスL1及びL2により入力された高周波信号電流も振幅制限増幅回路20のトランジスタTr20及びTr21のそれぞれのベースに供給される。

【0025】以上の構成・動作に基づく本発明に係る周波数変換器の基本的な原理を図3及び図4の特性図を参照しながら説明する。

【0026】まず、局部発振信号周波数が高周波信号周波数の2分の1の場合について動作原理を説明する。前記信号合成回路により合成された信号は振幅制限増幅回路に入力される。理想的な特性の振幅制限増幅回路は、入力信号の正負に応じて2値の出力信号を出力する。図3において、局部発振信号のグラフは実線、高周波信号にマイナス1を掛けたグラフを点線で示している。合成信号が零になるのは実線と点線の交点（図中□印で表示）である。図3では、振幅制限増幅回路の入力が正である時間の長さ（図中←→で表示）は、入力が負である時間の長さより短くなる。高周波信号入力の振幅が小さくなっていくと、正である時間と負である時間はそれぞれ50%に近付いていく。また、図3に示される信号と逆位相の高周波入力信号に対しては、正である時間と負である時間の割合も逆転する。図3は局部発振信号が0になる時刻に高周波入力信号が最大値または最小値をとるような位相関係になっているが、高周波入力信号の位相を $\pi/2$ ずらすと、局部発振信号が0になる時刻には、高周波入力信号も0になるので、振幅によらず振幅制限増幅回路の入力が正である時間と負である時間は50%ずつである。すなわち、高周波信号の振幅と位相によって振幅制限増幅回路の出力はパルス幅変調（PWM）される。PWM信号は低域通過フィルタによって復調されているので、ベースバンド信号を取り出すことができる。

【0027】一方、図2に示される第1の実施形態に係る周波数変換器において、局部発振信号が高周波アンプやアンテナから反射されてきた場合は、図4に示すように、ゼロクロスポイント（記号○印で表示）をほぼ平行に移動させるので、パルス幅変調（PWM）ではなくパルス位置変調（PPM）となる。パルス位置変調は低域

通過フィルタでは復調されないので、反射波はベースバンド出力に対してはほとんど影響を与えない。

【0028】これは局部発振信号の2倍あるいは1倍の周波数に限られる現象ではない。0倍も含む偶数倍の周波数はパルス幅変調によって出力に現れる。しかし奇数倍の周波数はパルス位置変調として伝搬されるので低域通過フィルタによって復調されることはない。

【0029】図3を用いて説明したように、本発明に係る偶高調波周波数変換器は、一度PWM信号に変換した後、LPFによりベースバンド信号を取り出している。このとき、パルス幅変調(PWM)は局部発振信号(Lo)の立ち上がり・立ち下がりほぼ一定に近い直流領域を用いているので、局部発振信号が、例えば三角波のように、立ち下がり・立ち上がりが一定であるとき、つまり直線領域が十分に確保されているときに、最も効率が良いことになる。このように、効率性の観点より三角波を発生させるための具体的な回路について、図5ないし図9を用いて詳細に説明する。

【0030】図5は三角波発生回路の第1の具体例を示す回路図であり、図において、入力端子24は振幅制限回路(LIM)25の局部発振信号の入力端子である。この振幅制限回路25の出力端子26はインバータ(INV)7とバッファ(N-INV)8の入力端子であり、それぞれの出力端子は符号7aおよび8aにより示されている。第1のスイッチSW1の端子T1は電流源I1を介して電圧源VCCに接続されると共に、端子9は三角波発生回路の出力端子である。インバータ7の出力端子7aは第1のスイッチSW1の導通・遮断を制御する信号入力端子であり、信号レベルがHのときに第1のスイッチSW1が導通する。同様に、第2のスイッチSW2の制御端子はバッファ8の出力端子8aであり、端子9は出力端子である。第2のスイッチSW2の端子T2は電流源I1と等しい電流Iを発生させる電流源I2を介して接地されている。また、端子9と電源VBとの間には充電用キャパシタC1が接続されている。

【0031】次に、上記構成を有する第1の具体例に係る三角波発生回路の動作について、図6を参照しながら説明する。局部発振信号の入力端子24には、局部発振信号が入力され、振幅制限回路25により図6(a)に示すような矩形波が端子26に出力される。端子7aには、インバータ7により端子26の波形の逆相の波形が得られ、端子8aにはバッファ8により同相の出力が得られる。端子7aおよび8aの信号レベルがHのときに、第1および第2のスイッチSW1およびSW2がそれぞれ導通状態となるため、キャパシタC1においては電流源I1の電流の充電と電流源I2の電流の充電とが交互に発生することになる。したがって、図6(b)に示すような三角波の波形が得られる。

【0032】しかしながら、電流源I1と電流源I2の電流を等しくするように回路を設計したとしても、製造

上のバラツキ等により電流源I1の電流に比べて電流源I2の電流の方が小さくなってしまうと、図6(c)に示すように、出力端子9の出力電位は次第に上昇してしまい、結果的には、後段に接続される回路の誤動作を招くことになる。同様に、電流源I2の電流よりも電流源I1の電流の方が小さくなってしまうと、出力端子9の出力電位は次第に下降してしまい、やはり次段の回路の誤動作を招いてしまうという問題があった。

【0033】上記に示す問題が生じた場合の対策を施した第2の具体例について図7を参照しながら説明する。基本的な構成は、図5に示された第1の具体例に係る三角波発生回路と同じなので、構成の異なる部分のみを説明する。図7において、出力端子9に流れる信号は、低域通過フィルタ(LP F)30を介して、線形増幅器33の+ (プラス) 端子32に供給される。線形増幅器33の- (マイナス) 端子は電源VBに接続され、増幅器33の出力端子34は可変電流源IV2の制御端子となっている。可変電流源IV2の出力は第2のスイッチSW2の端子T2と接続され、もう一方の出力端子は接地レベルGNDに接続されている。ここで、可変電流源IV2は端子32の直流電位により線形に電流が変化するものとする。

【0034】この図7に示された第2の具体例に係る三角波発生回路の動作を説明する。例えば、電流源I1の電流が可変電流源IV2の電流よりも大きい場合、出力端子9の電位は徐々に上昇してしまい、図6(c)に示すような波形となる。そこで、出力端子9に現れる信号と同じ信号を低域通過フィルタ30により低周波数領域の信号成分のみ通過させ、この信号成分が線形増幅器33の入力端子32に供給されているので、端子32は、局部発振信号の1周期の期間に電流源I1と可変電流源IV2電流の誤差値とこの期間との乗算結果を、キャパシタC1の容量値により除算した分だけ電源VBよりも電位が上昇する。線形増幅器33は、端子32の信号と電源VBの電位との差分に比例する信号を発生させ、制御端子34を介して可変電流源IV2を制御する。この例の場合、可変電流源IV2の電位が上昇するので、可変電流源の出力電流は大きくなり、電流源I1と同じ電流となるように制御されることになる。この状態が図6(d)に示されており、2点鎖線で表されている三角波の上昇波形に対して実線で示されるような補正された電流が出力されることになる。

【0035】次に、三角波発生回路の第3の具体例について図8および図9を参照しながら詳細に説明する。図8には、第3の具体例に係る三角波発生回路の構成が示されており、図5および図7と同一若しくは相当する構成要素には同一符号を付して重複説明を省略する。図において、インバータ7の出力端子7aに現れる信号は第1のスイッチSW1の制御信号として用いられると共に、微分回路34にも供給されている。微分回路34の

出力信号は、出力端子 35 を介して比較器 36 の + (プラス) 端子に供給されており、比較器 36 の - (マイナス) 端子には所望の電源 VREF からの基準電位が供給されている。この比較器 36 の出力は、第 3 のスイッチ SW3 の動作を制御しており、この第 3 のスイッチ SW3 の可動接点 (被制御端子) 38 は出力端子 9 と電源 VB に接続される。

【0036】次に、図 8 に示される三角波発生回路の動作に就いて図 9 の特性図も併せ参照しながら説明する。リミッタ 25 の出力端子 26 に現れる信号波形は図 9

(a) に示されるような矩形波となっており、この信号波形の反転信号が微分回路 34 に供給されて微分されると、その微分出力は図 9 (b) に示されるような波形として現れる。比較器 36 は、図 9 (b) に示される微分回路 34 の出力端子 35 の波形と、基準電位 VREF とを比較して図 9 (c) に示されるような端子 37 の波形を出力する。したがって、この第 3 の具体例に係る三角波発生回路は、図 9 (a) に示されるリミッタ 25 の出力波形の立ち下がり時にパルスが発生し、この立ち下がり

パルスによりキャパシタ C1 を強制的に放電させ、これにより第 1 および第 2 の電流源 I1 および I2 がマッチングしていない場合 {図 9 (c)} であっても、強制的にリセットをかけているので、所望の三角波 {図 6

(b)} とほぼ同一の波形 {図 9 (d)} の出力を端子 9 に得ることができる。

【0037】図 10 は、図 2 に示された回路とは異なる構成を有する本発明の第 2 の実施形態に係る周波数変換器を示す回路図である。この第 2 の実施形態においては、局部発振信号の偶数倍の雑音を除去するため、信号合成回路 12 に局部発振信号の 4 分の 1 波長のショートスタブ 13 及び 14 を用いた例である。4 分の 1 波長のショートスタブ 13 及び 14 は、直流および、局部発振周波数の偶数倍の周波数においては短絡に、奇数倍の周波数においては開放にみえるため局部発振信号の偶数倍の雑音は除去され、局部発振 (Lo) 信号入力にはベース接地トランジスタ Tr14 及び Tr15 のエミッタ端子から入力される。高周波 (RF) 信号入力は、ベース接地トランジスタ Tr16 及び Tr17 のエミッタ端子から入力される。なお、信号合成回路 12 におけるキャパシタ C1, C2 とインダクタ L1, L2 は RF 入力の整合回路である。信号合成回路 (手段) 12 においては、局部発振信号の偶数倍の雑音が抑圧されるので、それだけ雑音特性が良好になる。

【0038】なお、振幅制限増幅回路 20A は、一対のトランジスタ Tr24 及び Tr25 よりなる差動アンプより構成されており、差動アンプのコレクタ出力が低域通過フィルタ 30 に供給されている。低域通過フィルタ 30 は、振幅制限増幅回路 20A の差動アンプを構成するトランジスタ Tr20 及び Tr21 のそれぞれのコレクタに接続されて電圧源 Vcc に接続された 2 つの抵抗

と、それぞれの抵抗に並列に接続された 2 つのキャパシタと、前記それぞれの抵抗とそれぞれのコレクタ間の 2 つの接続点間に介挿されたキャパシタと、を備えている。

【0039】以上の構成において、ベース接地のトランジスタ Tr14 及び Tr15 のそれぞれのエミッタに正逆 2 相の局部発振信号が供給され、トランジスタ Tr16 及び Tr17 のエミッタに正逆 2 相の高周波信号が供給されている。前記トランジスタ Tr14 及び Tr15 のエミッタと接地との間には、2 本の $\lambda/4$ の伝送線路 13 及び 14 がそれぞれ介挿されており、この $\lambda/4$ の伝送線路 13 及び 14 により 2 つの局部発振信号に混合されている不要波成分を短絡させて除去することができる。 $\lambda/4$ の伝送線路 13 により不要波成分を除去された局部発振信号と一方の高周波信号とは、トランジスタ Tr14 及び Tr16 のエミッタより入力されてそれぞれのコレクタへ出力され、電流加算されてトランジスタ Tr20 のベースに供給される。また、 $\lambda/4$ の伝送線路 14 により不要波成分を除去された局部発振信号と他方の高周波信号とは、トランジスタ Tr15 及び Tr17 のエミッタより入力されてそれぞれのコレクタへ出力され、電流加算されてトランジスタ Tr21 のベースに供給される。トランジスタ Tr20 及び Tr21 より構成される差動アンプにより電流加算されて供給されてきた信号は増幅されると共に振幅が制限される。

【0040】図 11 は本発明の第 3 の実施の形態に係る周波数変換器を示すブロック構成図である。図 11 において、局部発振信号の入力端子 2 と信号合成回路 10 との間に、信号合成回路 (手段) 10 に入力される局部発振信号の振幅を制御する可変利得増幅回路 40 が設けられている。この実施の形態に係る周波数変換器においては端子 1 を介して信号合成回路 10 に入力される高周波信号の振幅が大きい場合には、端子 2 より入力される局部発振信号の振幅も可変利得増幅回路 40 により増幅して大きな振幅とすることによって、出力信号の振幅を一定の範囲にすることができる。

【0041】図 12 は図 11 に示された第 3 の実施形態に係る周波数変換器における振幅制限増幅回路 20A の具体的構成例である。上記文献「Analysis and Design of Analog Integrated Circuits」にも述べられているとおり、差動増幅回路には一定以上の振幅の入力信号に対しては単独でも振幅制限増幅回路として動作するが、入力信号が小さい場合は線形の増幅回路として動作するという特徴がある。振幅制限増幅回路 20A、トランジスタ Tr43 および Tr44 より構成される差動対 27 と、トランジスタ Tr47 および Tr48 より構成される差動対 28 と、それぞれが出力バッファ回路として動作するトランジスタ Tr45, Tr46, Tr49 および Tr50 と、より構成されている。このため、図 13 に示すように、差動増幅回路を用いた周波数変換器の変

換利得は、局部発振信号が 200mV 付近で最大となるので、より小さい信号入力に対しても振幅制限増幅回路として動作させるため、図 12 に示される振幅制限増幅回路 20A は差動アンプを 2 段に接続して用いており、高周波信号入力が小さいときは、局部発振信号も小さくするように動作している。

【0042】このとき、前段の差動アンプ 24 はほぼ線形の増幅回路として動作し、主に後段の差動アンプ 25 が振幅制限増幅回路の役割をする。高周波入力信号が大きいときは、主に前段の差動アンプ 24 により信号合成回路 10 より供給される入力信号の振幅が制限され、後段の差動アンプ 25 は、パルス幅が変調された PWM 信号のバッファアンプとして機能する。したがって、多段構成の振幅制限増幅回路 20A を用いると利得の可変範囲を広くすることができる。

【0043】以上は、入力信号の周波数より低い周波数の信号を出力するダウンコンバータの動作であるが、逆に、低い周波数の信号を入力して局部発振信号を PWM により変調して、局部発振信号の偶数倍の被変調信号を得ることもできる。その場合は、所望信号の偶数周波数を通過域とする帯域通過フィルタを用いる。

【0044】図 14 は本発明の第 4 の実施形態に係る周波数変換器の構成を示すブロック図である。この第 4 の実施形態に係る周波数変換器においては、信号合成回路（手段）10A に変調信号と局部発振信号とが入力されて合成信号が形成されている。この合成信号は、振幅制限増幅回路 20A に入力されてその振幅が制限される。振幅制限回路 20A の出力は変調信号によって PWM 変調されている。PWM 変調信号は局部発振信号周波数の偶数倍の周波数成分の振幅は変調信号振幅に比例するので、これを帯域通過フィルタ 30A によって取り出すことにより被変調信号を得る。したがって、この実施の形態は周波数変換回路を変調器として用いた例である。変調信号に変えて中間周波数を入力するアップコンバータとして用いることもできる。

【0045】図 15 は、図 14 に示される第 4 の実施形態に係る周波数変換器のより詳細な構成を示す回路図である。図 15 において、信号合成回路 10A は、局部発振信号（Lo）入力をそれぞれのエミッタに受け入れる一対のトランジスタ Tr 6 及び Tr 7 と、このトランジスタ Tr 6 及び Tr 7 のコレクタにそれぞれのコレクタが接続されると共に前記変調信号がそれぞれのベースに供給される一対のトランジスタ Tr 8 及び Tr 9 と、より構成されている。振幅制限増幅回路 20A はトランジスタ Tr 6 と Tr 8 のそれぞれのコレクタ間の接続点出力がそのベースに供給されるトランジスタ Tr 24 と、トランジスタ Tr 7 及び Tr 9 のそれぞれのコレクタ間の接続点出力がそのベースに供給されるトランジスタ Tr 25 とよりなる差動アンプにより構成されている。帯域通過フィルタ（BPF）30A は、差動アンプを構成

する一対のトランジスタ Tr 24 及び Tr 25 のそれぞれのコレクタに接続される一対のインダクタと、このインダクタにそれぞれ並列接続されるキャパシタと、コイルとキャパシタとの接続点より被変調信号として RF 出力を取り出すための端子 6、6 を備え、それぞれの端子 6 と接続点間にもキャパシタが介挿されている。

【0046】図 16 は、本発明の第 5 の実施形態に係る周波数変換器を示すブロック図である。図 16 において、第 5 の実施の形態に係る周波数変換器は高周波（RF）信号と局部発振（Lo）信号とを入力してこれら 2 つの信号を比較する比較器（コンパレータ）25 と、この比較器 25 の比較出力を入力してその低域成分のみ通過させる低域通過フィルタ（LPF）30 と、を備えている。

【0047】上記の構成において、比較器 25 の一方の入力端子に高周波（RF）信号を、他方の入力端子に局部発振（Lo）信号をそれぞれ入力する。比較器の出力は高電位と低電位の 2 値であり、第 1 の入力端子の電圧が第 2 の入力端子の入力電圧より高い場合は高電位に、逆の場合には低電位になる。このため、この 1 つの比較器 25 により信号合成と振幅制限の 2 つの機能を表現できる。出力は第 1 の実施形態と同様に、高周波信号の振幅によってパルス幅変調されており、LPF 30 によって不要信号成分を除去することにより、所望の信号を取り出すことができる。

【0048】比較器においては、第 1 の入力信号の振幅と第 2 の入力信号の振幅との何れが大きいかに応じて 2 値の信号を出力する。これによって、信号合成手段としての機能と振幅制限増幅手段としての機能とを比較器のみにより実現することができる。このようにして、周波数変換器の構成を簡略なものとするので、延いては無線通信機器の小型化及び低価格化に資することになる。

【0049】次に、上記第 5 の実施形態の具体的な構成を有する第 6 及び第 7 の実施形態に係る周波数変換器について、図 17 および図 18 に従い説明する。図 17 は本発明の第 6 の実施形態に係る周波数変換器を示す回路図である。この第 6 の実施形態においては、比較器は一対のトランジスタよりなる差動アンプ 15 により構成されている。差動アンプ 15 の一方の入力端子 15a に高周波信号を、他方の入力端子 15b に局部発振信号をそれぞれ入力し、1 つの差動アンプに信号合成と振幅制限の機能をもたせている。差動アンプ 15 に付随している負荷回路に、低域通過フィルタ（LPF）30 が接続されており、このような低域通過特性を持たせることにより、簡略な構成の周波数変換器を実現している。すなわち、パイプラインからトランジスタ Tr 41 および Tr 42 よりなる差動アンプ 15 に信号合成と振幅制限の機能を持たせている。なお、キャパシタ C3 およびインダクタ L3 と、C4 および L4 は、それぞれ RF 入力および Lo

入力のためのインピーダンス整合回路である。

【0050】この第6の実施形態は、比較器を差動アンプによって実現したものであり、差動アンプの負荷回路に低域通過特性を持たせることにより、簡略な構成の周波数変換器を実現している。

【0051】図18は本発明の第7の実施形態に係る周波数変換器を示す回路図である。この第7の実施の形態は、第6の実施の形態における差動アンプ15を構成するバイポーラトランジスタを電界効果トランジスタ(FET)で構成した差動アンプ15Aを含む構成例である。すなわち、差動アンプ15Aは、電界効果トランジスタM1およびM2により構成されている。1つの差動アンプが信号合成と振幅制限を行なっている点及び差動アンプ15Aの負荷回路としてLPF30が接続されている点等は図17に示された第6の実施形態と同じ機能及び構成を備えている。

【0052】次に、図19および図20を用いて本発明の第8の実施形態に係る周波数変換器を説明する。第8の実施形態に係る周波数変換器は、図19に示すように、図16に示された第5の実施形態に係る周波数変換器における比較器を対にした構成を有している。図19において、第1の比較器16は高周波(RF)信号と局部発振(Lo)信号とを比較し、第2の比較器17は高周波反転(*RF)信号と局部発振(Lo)信号とを比較して、それぞれの比較器の出力は低域通過フィルタ(LP F)に入力される。低域通過フィルタ30は、第1および第2の比較器16および17の出力を合成すると共に、低周波数成分のみ通過させて出力している。

【0053】図20は本発明の第8の実施形態の詳細な構成を示す回路図である。図20において、周波数変換器はLPF30と、第1の比較器16と、第2の比較器17と、により構成されている。それぞれの比較器を構成する一方側のトランジスタのベースには高周波(RF)信号がそれぞれ供給されており、また他方側のトランジスタのベースには端子15cを介して反転された高周波(*RF)信号がそれぞれ供給されている。すなわち、バイポーラトランジスタTr41Aのベースには、インピーダンス整合回路を構成するC3AおよびL3Aを開して高周波(RF)信号が入力され、バイポーラトランジスタTr41Bのベースにはインピーダンス整合回路を構成するC3BおよびL3Bを介して高周波(*RF)信号が入力される。また、バイポーラトランジスタTr42Aおよび42Bのベースには、インピーダンス整合回路を構成するC4およびL4を介してローカル信号が入力されている。

【0054】比較器を差動アンプにより構成した場合、寄生容量などの影響で同相モードの信号も出力される。特に高い周波数では同相除去比(CMR R: Common Mode Rejection Ratio)を高くするのは難しいことである。第6及び第7の実施の形態に係る周波数変換器は、

ローカル信号と高周波信号をそれぞれ一方の入力端子にのみ入力するので、同相除去比を大きくできるときには同相モードの歪みが出力に現れる。同相モードの歪みは偶数次歪みも含むので、同相除去比が小さいと偶数次歪みが少ないという偶高調波ミキサの利点が引き出せないことになる。

【0055】本発明の第8の実施形態に係る周波数変換器によれば、同相モードの歪みを除去するため、差動増幅回路を2つ組み合わせた構成になっている。ローカル信号は両方の差動回路に同相で入力される。両差動アンプの出力電流は高周波入力によってパルス幅変調されているが、高周波入力は逆相になっているので、一方の出力電流のパルス幅が広がっているとき、他方はパルス幅が狭くなっている。このためパルス、すなわちローカル信号入力が互いに打ち消しあう様に両差動端子を接続すると、所望の出力成分は互いに強めあって出力される。歪みに関しては、高周波信号の奇数倍の歪み成分は出力されるが、偶数倍の成分は互いに打ち消しあうので出力には現れない。

【0056】図21は本発明の第9の実施の形態に係る周波数変換器の構成を示すブロック図である。この実施の形態においては非線形素子(図では可変容量ダイオード)を直列に接続した直列回路45の一方の端子に局部発振信号(Lo)入力が供給されている。局部発振信号入力(Lo)端子は局部発振信号周波数において4分の1波長の伝送線路を介して接地されショートスタブ46となっている。ショートスタブ46によって直流と局部発振周波数の偶数倍の周波数においては短絡に見える。非線形素子直列回路45の他方の端子には、4分の1波長のオープンスタブ47が接続されている。4分の1波長のオープンスタブ47は局部発振周波数において低インピーダンスとなるので、局部発振信号電圧は非線形素子の直列回路45の両端に印加される。高周波入力信号は、局部発振信号のほぼ偶数倍となっているので、オープンスタブ47は開放に見え、ショートスタブ46は短絡に見える。このため帯域通過フィルタ(BPF)48を通過した高周波信号電圧は非線形素子直列回路45の両端に印加される。前記非線形素子直列回路45の電流は電圧の奇関数特性となるので、奇数次歪みを多く含むことになり、この奇数次歪みのうちの低周波成分が低域通過フィルタ49により取り出されて出力される。

【0057】このように、局部発振信号周波数の偶数倍の周波数の変換利得が大きく、奇数倍の周波数の変換利得が小さい特性は、振幅制限増幅回路で効率良く実現されるが、入出力特性が非線形で、かつ奇関数である回路を用いると実現できる。しかしながら、アンチパラレルダイオードペアはダイオードの導通状態と非導通状態を利用するので上述の通り大きな局部発振信号を入力する必要がある。一方、非線形素子を逆向きに直列に接続することによっても、アンチパラレルダイオードペアと同

様に奇関数の特性を持たせる事ができる。通常のダイオード素子を用いた場合は、少なくとも一方が非導通状態になるので、電流が流れないが、可変容量ダイオードなどの素子を逆向きに直列に接続すると、容量に信号電流が流れ、かつ信号電圧によって容量が変動するために周波数変換が可能である。小さい電圧で容量が大きく変動する素子を用いることにより、局部発振信号が小さくても変換効率の良い周波数変換器を構成することができる。

【0058】なお、図21の第9の実施形態においては、非線形素子としてダイオードペア45を用いていたが、このダイオードペア45の代わりにトランジスタを用いて第10の実施形態のように構成しても良い。図22および図23に第10の実施形態に係る周波数変換器の構成例を示す。図22はダイオードペア45の代わりにデプレッション (Depletion) 型の金属酸化膜半導体 (MOS—Metal Oxide layer Semiconductor—) トランジスタ41および42を直列接続したトランジスタ直列体43が介挿されている。このトランジスタ直列体43は奇関数特性を有する非線形素子である。また、図22におけるトランジスタ直列体43に代えて、図23に示す第10の実施形態のように、デプレッション型 MOSFET のデュアルゲートトランジスタ44を用いても同様の作用・効果を期待できる。

【0059】また、非線形素子を逆向きに接続し、接続点にバイアス電圧または電流を供給することにより、局部発振信号の入力が小さくても動作可能な周波数混合器を構成することができる。ダイオード素子を逆向きに直列に接続し、接続点にバイアス電流を流しておく、両ダイオードを貫通する電流はバイアス電流によって制限されるのでトランジスタ差動対と同様に振幅制限回路として動作させることができる。アンチパラレルダイオードペアは信号電圧そのものがダイオードを導通させる電圧にまで大きくなる必要があるが、本発明の直列接続ダイオードペアは、バイアス回路により、予め導通状態に設定されているため、小さい入力信号で非線形特性を示し、その結果、効率の良い周波数変換が可能になる。

【0060】図24は本発明の第11の実施形態に係る周波数変換器を示すブロック図である。非線形素子 (ダイオード) の直列回路50にバイアス電流を供給する電流源51とインダクタ52を備えることによって小さい振幅の局部発振信号により動作可能な周波数変換回路を構成している。図24において、直列回路50の非線形素子の接続点には、他端が接地された定電流源51の一端が接続される。また直列回路50及びオープンスタブ47とBPF48及びLPF49との共通の接続点には、他端が接地されたインダクタ52の一端が接続されている。他の構成は図21に示された第9の実施の形態に係る周波数変換器と同一であり、小さな局部発振信号により動作可能である。

【0061】なお、図1に示された第1の実施形態における周波数変換器においては、信号合成回路10、振幅制限増幅回路20を1つずつ用いて高周波信号からベースバンド信号を作成していたが、本発明はこれに限定されず、図25ないし図27に示される第12の実施形態のように、高周波信号と局部発振信号とを合成する信号合成回路と、局部発振信号の反転信号と高周波信号とを合成する信号合成回路と、を並列的に設けてそれぞれに振幅制限増幅回路を接続し、2つの振幅制限増幅回路にフィルタ手段を接続するようにしても良い。

【0062】図25は、本発明の第12の実施形態に係る周波数変換器の構成を示すブロック図である。図25において、第1の信号合成手段10Aと第1の振幅制限増幅手段20Aは、図1に示された第1の実施形態に係る周波数変換器と同様に、第1の入力信号 (RF等の高周波信号) の振幅情報をパルス幅変調信号として出力している。また、第2の信号合成手段10Bと第2の振幅制限増幅手段20Bも第1の実施形態と同様に第1の入力信号の振幅情報をパルス幅変調信号として出力している。第1および第2の振幅制限増幅手段20Aおよび20Bより出力された両PWM変調信号はフィルタ手段30により合成されて、所望の周波数成分を取り出すことができる。

【0063】この第12の実施形態に係る周波数変換器は、第2の信号合成手段10Bに第2の入力信号 (局部発振信号) の反転信号を入力している点に特徴がある。第1および第2の信号合成手段10Aおよび10B入力された第2の入力信号およびその反転信号は、それぞれ第1の入力信号を入力する入力端子に漏洩される。ここで、第2の信号合成手段10Bに入力されている第2の入力信号は反転信号なので、漏洩信号も第1の信号合成手段10Aの漏洩信号の反転信号となる。したがって、第1および第2の信号合成手段10Aおよび10Bより漏洩される第2の入力信号は互いに打ち消し合うことになり、見掛け上は漏洩が小さくなる。漏洩信号が小さくなると、反射信号も小さくなり、結果として局部発振信号の自己混合による直流オフセットをさらに小さくすることができる。

【0064】図26は、第12の実施形態に係る周波数変換器のより詳細な第1の具体的構成としての第13実施形態に係る周波数変換器を示す回路図である。図26において、第2の入力信号である局部発振 (Lo) 信号は差動信号であるので、信号線を図示のように構成することにより簡単に局部発振反転 (*Lo) 信号を生成することができる。第1の信号合成手段10Aと第2の信号合成手段10Bとは全く同一の構成を有しており、異なる点は第2の入力信号である局部発振信号の差動入力の接続が入れ替わっている点のみである。また、第1の振幅制限増幅手段20Aと第2の振幅制限増幅手段20Bも全くの同一の回路構成を有している。個々の回路構

成は、図 2 に示される第 1 の実施形態に係る周波数変換器の各回路の構成と同一なので重複説明を省略する。

【0065】図 27 は、第 12 の実施形態に係る周波数変換器の第 2 の具体的構成としての第 14 の実施形態に係る周波数変換器を示す回路図である。この第 14 の実施形態においては、第 1 の信号合成回路 10A と第 2 の信号合成回路 10B は、第 1 の入力 (RF) 信号の入力インピーダンス整合回路と、第 2 の入力 (Lo) 信号の偶数倍波抑制手段と、を共通化することにより部品点数を減らしている。図 10 を用いて説明した第 2 の実施形態に係る周波数変換器と同様に、第 2 の入力 (Lo) 信号からの雑音を除去する手段を備えているので、良好な雑音特性を有すると共に、第 13 の実施形態と同様に、局部発振 (Lo) 信号の漏洩が第 1 および第 2 の信号合成回路 12A および 12B の出力において打ち消し合うことになり、自己混合によるオフセットも極めて小さいことになる。なお、この第 1 および第 2 の信号合成回路 12A および 12B の具体的な回路は、偶数倍波抑圧手段 13 および 14 と、キャパシタ C1 および C2 とインダクタ L1 および L2 より成るインピーダンス整合回路を共有し、その他の部分の構成は同一の回路構成を有しており、異なる点は局部発振信号の差動入力接続が入れ替わっている点のみである。また第 1 および第 2 の振幅制限増幅回路 20A および 20B の構成も図 10 における振幅制限増幅回路 20A の構成とそれぞれ同一であるので、重複説明を省略する。

【0066】図 28 は本発明の第 15 の実施形態に係る周波数変換器を用いた無線受信機の概略構成を示すブロック図である。図 28 において、無線受信機 60 は、高周波信号 (RF) 入力供給される端子 61 と、端子 61 を介して供給された高周波信号を受入れる高周波入力回路 62 と、局部発振 (Lo) 信号が入力される端子 63 と、入力された局部発振信号を 2 つの信号成分に分配する信号分配器 64 と、信号分配器 64 により分配された局部発振信号を用いて高周波入力回路 62 の出力をベースバンドに変換する偶高調波周波数変換器 65 と、変換されたベースバンドを I チャンネル成分として出力する端子 66 と、前記信号分配器 64 により分配された局部発振信号の位相をシフトさせる移相器 67 と、位相をシフトされた局部発振信号を用いて高調波入力回路 62 の出力をベースバンドに変換する偶高調波周波数変換器 68 と、変換された偶高調波を Q チャンネル成分として出力する端子 69 と、を備えている。

【0067】この第 15 の実施形態に係る受信機は、2 つの偶高調波周波数変換器を用いて直交復調器を構成した例である。移相器 67 として伝送線路を用いる場合、信号分配器 64 の入出力インピーダンスは伝送線路インピーダンスと整合をとる必要があるために、信号振幅は 3 dB 小さくなる。一方、伝送線路から周波数変換器 65 及び 68 に入力される熱雑音は伝送線路のインピ

ーダンスが一定ならば一定となる。このため 2 分割した高周波入力信号の位相を $\pi/2$ だけずらす場合には信号対雑音比が 3 dB ほど劣化する。位相と振幅が等しい 2 信号を得るには、周波数変換器 65 及び 68 の入力を並列に接続したうえで伝送線路とインピーダンス整合をとればよい。この場合は信号も雑音も半分になるので信号対雑音比の劣化はない。したがって、高調波入力回路 62 には移相器を用いないほうが信号対雑音比については有利である。局部発振入力信号の位相を伝送線路を用いてずらしても同様に信号対雑音比 (S/N) は劣化する。しかしながら、偶高調波周波数変換回路 65 及び 68 は、局部発振信号周波数の偶数倍の雑音成分が強く出力にあらわれ、奇数倍の雑音成分は影響が小さい。必要な信号と問題となる雑音の周波数が異なるので、偶数倍波抑圧手段を備えることで、信号分割回路による信号対雑音比の劣化を回避できる。なお、高周波信号周波数の 2 倍なので、高周波信号の $\pi/2$ 移相器と局部発振信号の $\pi/4$ 移相器は同じ長さの伝送線路となる。

【0068】図 29 は本発明の第 16 の実施形態に係る周波数変換器を用いた無線受信機を示すブロック図である。図 29 において、無線受信機 70 は、無線周波数 (RF) 信号等の高周波信号を受信するアンテナ 71 と、受信された高周波信号を低雑音で増幅する低雑音増幅器 (Low Noise Amplifier — LNA —) 72 と、この LNA 72 の増幅出力を帯域濾波する BPF 73 と、帯域濾波された信号出力を分配する信号分配器と、局部発振信号を生成する局部発振器 75 と、この局部発振信号を可変で減衰させる可変減衰器 76 と、減衰された局部発振信号を分配する信号分配器 77 と、分配された一方の局部発振信号と信号分配器により分配された RF 信号とを乗算する乗算器 78 と、乗算器 78 の出力の低域成分を通過させて乗算器 78 の出力を濾波する LPF 79 と、LPF 79 のアナログ出力をデジタル信号に変換する A/D 変換器 80 と、前記信号分配器 77 により分配された他方の局部発振信号を所定量だけ移相する移相器 81 と、分配され且つ移相された他方の局部発振信号と信号分配器により分配された RF 信号とを乗算する乗算器 82 と、乗算器 82 の出力の低域成分を通過させて乗算器 82 の出力を濾波する LPF 83 と、LPF 83 のアナログ出力をデジタル信号に変換する A/D 変換器 84 と、A/D 変換器 80 及び 84 よりそれぞれ出力されるデジタル信号を処理するデジタル信号処理部 85 と、処理されたデジタル信号を出力する端子 86 と、を備えている。

【0069】なお、図 28 に示される第 15 の実施形態に係る無線受信機においては、信号分配器 64 および移相器 67 を用いて局部発振信号を 2 つに分配し、一方の位相を $\pi/4$ シフトするようにしていた。この信号の分配および移相についての詳細を図 30 ないし図 32 を用いて説明する。図 30 に示す第 17 の実施形態に係る周

波数変換器を用いた無線受信機 600 は、図 28 の無線受信機 60 における局部発振信号入力端子 63、信号分配器 64 および移相器 67 を纏めて含むリングオシレータ 640 を設けたものである。

【0070】図 30 に示すように、第 17 の実施形態に係る無線受信機におけるリングオシレータ 640 は、第 1 の偶高調波周波数変換器 65 と第 2 の偶高調波周波数変換器 68 に $\pi/4$ ずつ位相がずれた 2 つに局部発振信号を出力している。この局部発振器としてのリングオシレータ 640 は、図 31 に示すように、4 段の全差動増幅器を 1 箇所を除き + (−) 端子出力を次段の − (+) 端子入力に接続した構成となっている。すなわち、第 1 の増幅器 641、第 2 の増幅器 642、第 3 の増幅器 643 および第 4 の増幅器 644 を図示のように接続し、第 3 の増幅器 643 の差動出力を第 1 の偶高調波周波数変換器 65 へ供給すると共に、第 4 の増幅器の差動出力を第 2 の偶高調波周波数変換器 68 へ供給している。各段の増幅器の位相差は、 $\pi/4$ であるので、第 3 の増幅器 643 と第 4 の増幅器 644 の位相さも $\pi/4$ となり、信号分配機能と $\pi/4$ 移相機能との両者を兼ねることができる。

【0071】この第 17 の実施形態に係る無線受信機における局部発振器 640 のさらに詳細な回路構成について、図 32 を用いて説明する。図 32 において、各段の増幅回路 641、642、643、644 は、同一の構成を有し、具体的には、+ および − 入力をベース電極に受け入れるトランジスタ差動対 Tr31 および Tr32 と、トランジスタ Tr31 と抵抗 R31 との接続点電位をベースに受け入れるトランジスタ Tr33 と、トランジスタ Tr32 と抵抗 R32 との接続点電位をベースに受け入れるトランジスタ Tr34 と、それぞれのトランジスタのエミッタ側に設けられる電流源 I31、I32、I33 と、を備えている。このように、全差動増幅器はエミッタフォロアを出力段に有する差動増幅回路により実現することができる。

【0072】なお、この第 17 の実施形態に係る周波数変換においては 4 段のリングオシレータを用いて説明したが、この発明はこの構成に限定されることなく、N 段当たりの位相差が $\pi/4$ となる「 $4 \times N$ 」段のリングオシレータを用いても上記第 17 の実施形態に係る周波数変換器と同様の結果が得られる。

【0073】なお、第 17 の実施形態に係る周波数変換器においては、4 段のリングオシレータを用いて局部発振信号の分配と移相とを行なうものとして説明したが、ハーモニックミキサ (HMI X) を用いた周波数変換器

を実現するためには I チャネルと Q チャネルの局部発振信号として各々 45 度位相のシフトした信号が必要であり、この位相がシフトされた信号を得るための移相器を図 33 に示すブリッジ回路により構成しても良い。

【0074】図 33 は本発明の第 18 の実施形態に係る周波数変換器の回路図であり、同図において、局部発振器 330 は所望の発信周波数 f_c の $1/2$ の周波数を出力するものである。局部発振器 330 の一端は端子 36 に接続され、他端は端子 37 を介して接地されている。上記端子 36 および 37 の間には抵抗 R33 とキャパシタ C33 との RC 直列回路と、抵抗 R34 および R35 の RR 直列回路とが並列に接続されている。RC 直列回路の抵抗 R33 とキャパシタ C33 の接続端子 38 はバッファ回路を含む第 1 の振幅制限回路 41 の入力端子に接続され、この第 1 の振幅制限回路 41 の出力端子は第 1 の低域通過フィルタ (LPF) 43 の入力端子に接続され、第 1 の LPF の出力は端子 55 を介して出力されている。また、RR 直列回路の抵抗 R34 および R35 の接続端子 39 はバッファを含む第 2 の振幅制限回路 42 の入力端子に接続され、この第 2 の振幅制限回路の出力端子は第 2 の LPF 44 の入力端子に接続され、第 2 の LPF の出力は端子 56 を介して出力されている。

【0075】上記構成の移相器の動作を説明する。説明の簡略化のため抵抗 R33、R34 および R35 は全て同一の抵抗値 R を有するものとし、キャパシタ C33 の容量値 C は「 $C = 1 / (1/2 * \omega_c * R)$ 」とする。また、第 1 および第 2 の振幅制限回路 41 および 42 は、それぞれ信号を増幅した後、振幅を所定の値に制限するために等しい特性を有しているものとする。第 1 および第 2 の LPF 43 および 44 は「 $1/2 * \omega_c$ 」を通過させるものとし、その整数倍 (特に奇数倍) の高調波充分に減衰されるものとする。局部発振器 330 の出力電圧を V とすると、出力端子 38 には以下に示す電圧 V (38) が発生する。

$$V(38) = (1 / j \omega_c C) / (R + 1 / j \omega_c C) V = 1/2 (1 - j) V$$

同様に端子 39 には以下に示す電圧 V (39) が発生する。

$$V(39) = (R / 2 R) V = 1/2 V$$

したがって、端子 38 および 39 には振幅の異なるものの各々の出力信号の位相は 45 度シフトした信号が現れる。この場合の位相差は以下の式により示される。

【0076】

【数 3】

$$\begin{aligned}
 I_{33} &= V / (R + 1/j\omega C) = V/R (1 - j) \quad (R = 1/\omega C) \\
 I_{34} &= V/2R \\
 V_{33}/V &= (1/j\omega C) / \{R + (1/j\omega C)\} \\
 &= -j / (1 - j) = 1 / (1 + j) = 1/2 (1 - j) \\
 &= \sqrt{2}/2 \angle 45^\circ \\
 V_{34}/V &= R/2R = 1/2 \angle 0^\circ
 \end{aligned}$$

端子39および39における出力信号の各々の振幅を等しくするために、移相器の後段に振幅制限回路41および42がそれぞれ接続されている。この振幅制限回路41および42により移相器の2つの出力信号の振幅は等しくなるが、この場合、 $1/2 * \omega C$ の整数倍の高調波が同時に発生してしまうので、次段の第1および第2のLPF43および44によりこの整数倍の高調波を減衰させるようにしている。

【0077】上記第18の実施形態に係る移相器においては、RC直列回路およびRR直列回路における抵抗の値を等しくするものとして説明したが、本発明はこれに限定されず、図34に示す第19の実施形態のように、抵抗R34およびR35の比を $R34/R35 = \sqrt{2} - 1$ とするように構成しても良い。このような構成とすることにより、図33の第18の実施形態に係る移相器における振幅制限回路41と第1のLPF43を第1のバッファ53とし、振幅制限回路42と第2のLPF44を第2のバッファ54として置き代えることができる。この第19の実施形態においては、抵抗R34およびR35の抵抗比と第1および第2のバッファ53および54への置き換え以外の構成については、第18の実施形態に係る移相器と同じなので同一符号を付すことにより重複説明を省略する。

【0078】次に、本発明の第20の実施形態に係る周波数変換器に用いられる移相器について説明する。図35は第20の実施形態に係る移相器の構成を示すブロック図であり、同図において移相器100は、局部発振(Lo)信号を入力する入力端子101と、端子101を介して入力された位相角「 $\sin(\omega t)$ 」を有するLo入力信号に基づいて「 $\sin(\omega t)$ 」および「 $\cos(\omega t)$ 」の信号を生成して出力する $\pi/2$ 移相器102と、移相器102より出力された2つの信号を加算する加算器103と、移相器102の「 $\sin(\omega t)$ 」の信号と加算器103の出力信号とのそれぞれの振幅を制限する振幅制限器(リミッタ)104および105と、リミッタ104および105のそれぞれの出力から角周波数 ω の項だけ取り出す低域通過フィルタ(LP F)106および107と、これらLP F106および107よりそれぞれ出力される互いの位相が $\pi/4$ ずれた信号の出力端子108および109と、を備えている。

【0079】上記構成に基づく移相器100の動作について説明する。前記加算器103の加算動作は下式によ

り行なわれる。

【0080】

【数4】

$$\sin(\omega t) + \cos(\omega t) = \sqrt{2} \sin(\omega t - \pi/4)$$

ここで、加算器103に入力される2つの信号は図35に示されるような角周波数を有している。すなわち、

「 $\sin(\omega t)$ 」を有する信号111とこれに直交する「 $\cos(\omega t)$ 」を有する信号112とは加算器103に入力されて加算され、信号111と $\pi/4$ の関係にある信号113が形成される。信号111はリミッタ104に供給され、信号113はリミッタ105に供給される。リミッタ104および105の出力L1およびL2はそれぞれ下式により求められる。

$$L1 = 4/\pi \{ \sin(\omega t) + 1/3 \sin(3\omega t) + 1/5 \sin(5\omega t) + \dots \}$$

$$L2 = 4/\pi \{ \sin(\omega t - \pi/4) + 1/3 \sin(3\omega t - 3\pi/4) + 1/5 \sin(5\omega t - 5\pi/4) + \dots \}$$

これらのリミッタ104および105の出力をLP F106および107により角周波数の項だけ取り出すと、

$$4/\pi \cdot \sin(\omega t)$$

$$4/\pi \cdot \sin(\omega t - \pi/4)$$

となり、2つの出力端子108および109には位相が $\pi/4$ ずれた信号が得られる。

【0081】上記第20の実施形態に係る移相器は、理論上は加算器103により図36に示すように $\pi/4$ の位相差の出力が得られるはずであるが、実際には $\pi/2$ 移相器102の位相差や出力レベルの誤差等により加算器103の出力が $\pi/4$ にならないことがある。これを補正するために、図37ないし図39に示す第21ないし第23の実施形態に係る移相器について説明する。

【0082】図37に示す第21の実施形態に係る移相器は、リミッタ104の出力を乗算器110および低域通過フィルタ(LP F)112を用いてその直流成分のみ取り出している。また、リミッタ105の出力は乗算器111により $\pi/4$ ずれたリミッタ104の出力と乗算した後、LP F113によりその直流成分を取り出してから増幅器114によりルート2倍する。LP F112と増幅器114の出力は、比較器115により比較されており、この比較器115の出力により $\pi/2$ 移相器の $\cos(\omega t)$ の振幅が補正されている。

【0083】上記構成に基づく動作を説明する。もし

も、リミッタ104と105の出力差が $\pi/4$ よりも小さいと増幅器114の出力はLPF112の出力よりも大きくなり、比較器115と可変増幅器116により $\cos(\omega t)$ の振幅を大きくしてリミッタ104と105の出力の位相差が $\pi/4$ となるように制御する。この逆に、リミッタ104と105の出力の位相差が $\pi/4$ よりも大きい場合には、比較器115および可変増幅器116により $\cos(\omega t)$ の振幅を小さくして、両者の位相差が $\pi/4$ となるように制御している。

【0084】また、図38に示す第22の実施形態に係る移相器においては、比較器115により増幅器114とLPF112の出力を比較して $\pi/2$ 移相器の出力のうち $\sin(\omega t)$ の出力を補正する可変増幅器117を設けている。この構成において、リミッタ104と105との出力の位相差が $\pi/4$ より小さい場合、 $\sin(\omega t)$ の振幅を小さくして両者の位相差が $\pi/4$ となるように制御し、逆にリミッタ104と105の位相差が $\pi/4$ よりも大きい場合には、 $\sin(\omega t)$ の振幅を大きくして両者の位相差が $\pi/4$ となるように制御している。

【0085】なお、図39に示される第23の実施形態に係る移相器においては、上記第21および第22の実施形態に係る移相器における可変増幅器116および117の両方を設けて、 $\sin(\omega t)$ および $\cos(\omega t)$ の両者を補正することにより $\pi/2$ 移相器102の出力の位相差を制御している。すなわち、リミッタ104および105の出力の位相差が $\pi/4$ よりも小さい場合には、 $\cos(\omega t)$ の振幅を大きくすると共に $\sin(\omega t)$ の振幅を小さくするように補正し、リミッタ104および105の出力の位相差が $\pi/4$ よりも大きい場合には、 $\cos(\omega t)$ の振幅を小さくすると共に $\sin(\omega t)$ の振幅を大きくするように補正している。

【0086】次に、図40および図41に示す第24の実施形態に係る移相器について説明する。図40において、入力端子121には図41(a)に示すような矩形波が入力されている。入力端子121には可変遅延素子等よりなる可変移相器122が接続されており、この可変移相器122は比較器129の比較出力により移相量を変化させている。可変移相器122にはバッファ123および124が接続されて出力端子130および131より $\pi/4$ の位相差を有する出力が得られると共に、両出力の位相差のずれ量を補正するために排他的論理和(XOR)回路125が接続されている。XOR回路125の出力は、LPF126により低域成分のみ取り出され、また、バッファ124に供給される成分と同じ信号成分もLPF127によりその低域成分のみ取り出されて比較器127に供給される。また、LPF126の出力も増幅器128により2倍に増幅され多後、前記LPF127の出力と比較するため前記比較器129に供給されている。

【0087】上記構成において入力端子121に入力さ

れた矩形波の信号{図41(a)}は、可変移相器122によりそのまま出力されてXOR回路125の一方の端子に供給されると共にバッファ123にも供給されている。また、可変移相器122の他方の出力は、図41(b)に示すような $1/4$ 遅延した矩形波の信号としてXOR回路125の他方の端子とバッファ124にも供給されている。XOR回路125の出力は、図41

(c)に示すようになっている。このXOR回路125の出力と、可変移相器122の他方の出力とをLPF126および127により低域成分のみ通過させて直流成分のみ取り出すと図41(d)に示すような2つのレベルが得られる。

【0088】LPF126の出力はLPF127の出力の半分のレベルなので増幅器128により2倍に増幅するとLPF127と増幅器128の出力は同レベルとなる。比較器129は2つの入力端子にLPF127および増幅器128の出力を入力して比較し、両入力に差があるときには可変移相器122に補正信号を出力して移相器122の移相量が $\pi/4$ となるように補正している。補正された可変移相器122の2つの出力は、バッファ123および124を介して出力端子130および131より出力される。

【0089】上記構成による第24の実施形態に係る移相器における可変移相器125の具体的な構成は、図42に示されるように、インバータを用いた第25の実施形態に係る移相器により実現できる。インバータは、トランジスタM52およびM53より構成され、トランジスタM52に流れる電流を制限するための電流源として動作するトランジスタM50と、トランジスタM53に流れる電流を制限するための電流源として動作するトランジスタM51と、を備えている。図42において、制御端子141および143は、各々トランジスタM50とM51のゲートに接続され、これらの制御端子141および143に印加される電圧を制御することにより、各インバータを流れる電流を変化させることができる。この電流の変化により、インバータの遅延時間を変えて出力信号の移相量を変えることができる。図43にインバータを10段接続した移相器のシミュレーション結果を示す。図43により、波形151は入力波形であり、波形151、153および154は、制御端子141および143に印加される電圧を制御し、かつ、インバータに流れる電流を制御したときの出力波形である。このように、流れる電流を制御できるインバータを多段に渡って縦続接続(cascade connection)することにより、可変移相器を実現することができる。

【0090】上記構成において、無線受信機は到来信号の強度に合わせて利得を制限する必要がある。高周波信号の振幅を制御する場合は、可変利得増幅回路や可変減衰回路は最も利得が大きい(減衰量が小さい)場合でも雑音の増加をまねく。一方、局部発振信号の振幅を制御

する場合は、偶数倍周波雑音を抑圧することによって雑音の増加を回避できる。したがって、雑音が少なく、感度の高い無線受信機を構成することができる。

【0091】

【発明の効果】本発明の周波数変換器を用いれば、局部発振信号の反射による直流オフセットや反射量の変動による低周波雑音の発生を抑圧することができるので、微弱な高周波入力信号を良好な品質で受信可能な受信機を構成でき、かつ、アンチパラレルダイオードを用いる場合に比べ局部発振信号振幅を小さくできるので、不要輻射を少なくすることができる。

【0092】また、図3より明らかなように、高周波信号の振幅と局部発振信号の振幅の比が等しければゼロクロスポイントの位置が同じになる。ゼロクロスポイントが同じならば、PWMの復調信号の振幅の等しくなる。したがって、変換利得は局部発振信号振幅に反比例する。この特性を利用し、局部発振信号振幅を制御することによって変換利得を制御できる。この方式は次のような利点がある。受信信号の振幅を可変減衰器や可変利得増幅回路で制御する方式の場合、可変減衰器や可変利得増幅回路で発生する所望信号と同じ周波数の雑音成分はフィルタ等による分離は不可能である。一方局部発振信号の振幅を制御する場合は、可変減衰器や可変利得回路で発生する雑音は、局部発振信号に重畳される。局部発振周波数近辺の雑音成分は自己混合の影響が少ないのと同じ理由で周波数変換器の出力には現れない。周波数変換器の出力には、局部発振信号周波数の偶数倍の雑音成分が現われるので、これらの雑音を除去することにより、可変減衰器や可変利得増幅回路で発生する雑音の増加を防ぐことができる。

【0093】また、無線通信端末として直接変換方式受信機と直接変調方式送信機を組み合わせると部品点数が少なくなり、通信端末を小形化できるが、送信信号の周波数と、局部発振信号の周波数が等しいため、送信信号が局部発振器に混入し、発振周波数が不安定になることがある。これを防ぐには金属板などで、局部発振器を覆うなどの対策が必要であるが、局部発振周波数を送信周波数の半分にし、周波数連倍回路を用いて所望の周波数を得ることにより、送信信号の影響を回避する方法もある。本発明の周波数変換器をこのような方式の送信機と組み合わせると、局部発振器を新たに設ける必要がない。さらに、変調器として本発明の周波数変換回路を用いると周波数連倍器も不要になり、さらに小形化できる。

【0094】以上述べたように、本発明によれば自己混合の問題を解消することができると共に、局部発振信号の漏洩が少ない周波数変換器を構成することができる。また本発明に係る周波数変換器を用いた直交復調器においては、信号分配による雑音特性の劣化が少なくなるという効果を有し、さらに、本発明に係る周波数変換器を用いた無線受信機によれば、利得調整のために設けられ

る回路が雑音の増加を防ぐことができ、これにより雑音が少ない受信機を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る周波数変換器の構成を示すブロック図。

【図2】図1に示された周波数変換器の詳細な構成を示す回路図。

【図3】偶数倍信号がPWM変調信号に変換されることを示す説明図。

10 【図4】奇数倍信号がPWM変調信号に変換されることを示す説明図。

【図5】本発明の周波数変換器の三角波発生回路の第1の具体例を示す構成図。

【図6】図4の三角波発生回路の特性を示す波形図。

【図7】本発明の周波数変換器の三角波発生回路の第2の具体例を示す構成図。

【図8】本発明の周波数変換器の三角波発生回路の第3の具体例を示す構成図。

20 【図9】図7の三角波発生回路の各部の出力波形を示す波形図。

【図10】本発明の第2の実施形態に係る周波数変換器の構成を示す回路図。

【図11】本発明の第3の実施形態に係る周波数変換器の構成を示すブロック図。

【図12】図11に示された周波数変換器における振幅制限増幅回路を示す回路図。

【図13】第3の実施形態に係る周波数変換器において差動増幅回路を振幅制限増幅回路として用いたときの局部発振信号振幅－変換利得特性を示す特性図。

30 【図14】本発明の第4の実施形態に係る周波数変換器の構成を示すブロック図。

【図15】図14に示された周波数変換器の詳細な構成を示す回路図。

【図16】本発明の第5の実施形態に係る周波数変換器の構成を示すブロック図。

【図17】本発明の第6の実施形態に係る周波数変換器の構成を示す回路図。

【図18】本発明の第7の実施形態に係る周波数変換器の構成を示す回路図。

40 【図19】本発明の第8の実施形態に係る周波数変換器の構成を示すブロック図。

【図20】本発明の第8の実施形態に係る周波数変換器の構成を示す回路図。

【図21】本発明の第9の実施形態に係る周波数変換器の構成を示すブロック図。

【図22】本発明の第10の実施形態に係る周波数変換器の構成を示すブロック図。

【図23】第10の実施形態に係る周波数変換器の変形例を示すブロック図。

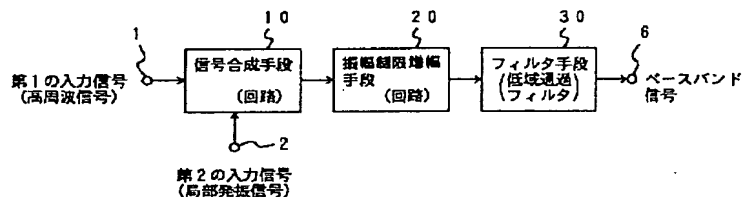
50 【図24】本発明の第11の実施の形態に係る周波数変

【図 39】本発明の第 23 の実施形態に係る移相器の構

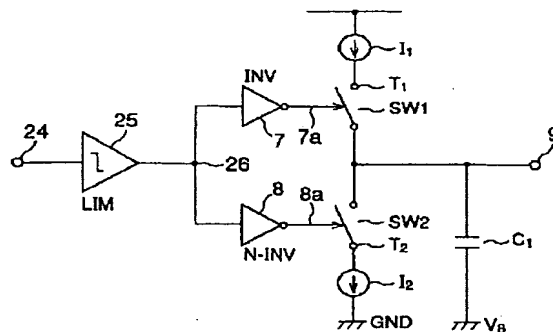
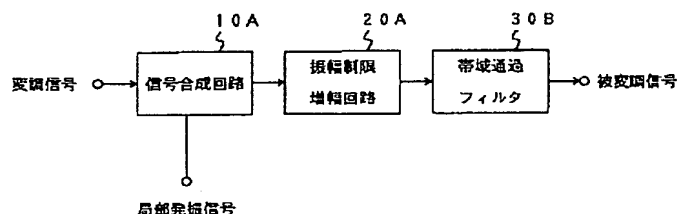
【符号の説明】

- 1 0 信号合成手段
1 1 バイアス供給手段
2 0 振幅制限手段
1 3, 1 4 偶数倍波抑圧手段
1 5 差動増幅回路
1 6 第 1 の比較器
1 7 第 2 の比較器
2 5 比較器
3 0, 3 0 0 フィルタ手段
4 5 (第 1 の) 2 端子非線形素子、(第 2 の) 2 端子
非線形素子
6 0 無線受信機
6 2 高周波分配回路
6 4 局部発振信号分配回路
6 5 第 1 の偶高調波周波数変換器
6 7 直交復調器
6 8 第 2 の偶高調波周波数変換器
T r 2 0, T r 2 1 差動増幅回路

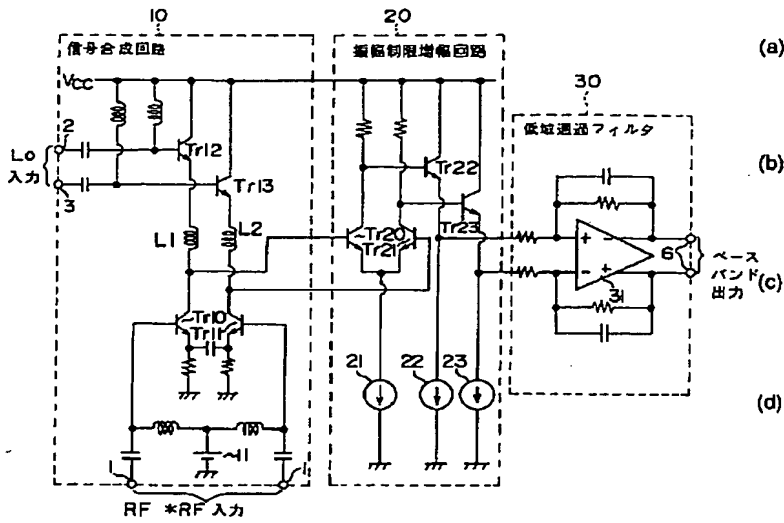
【図 5】



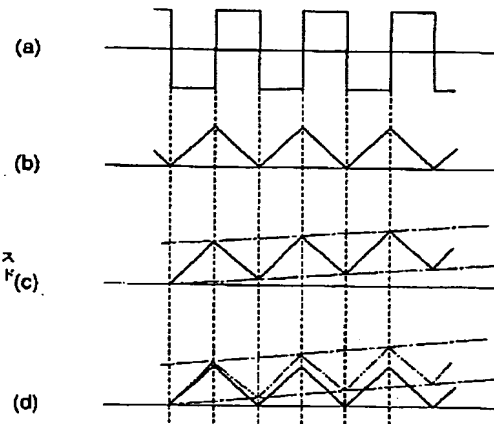
【图 14】



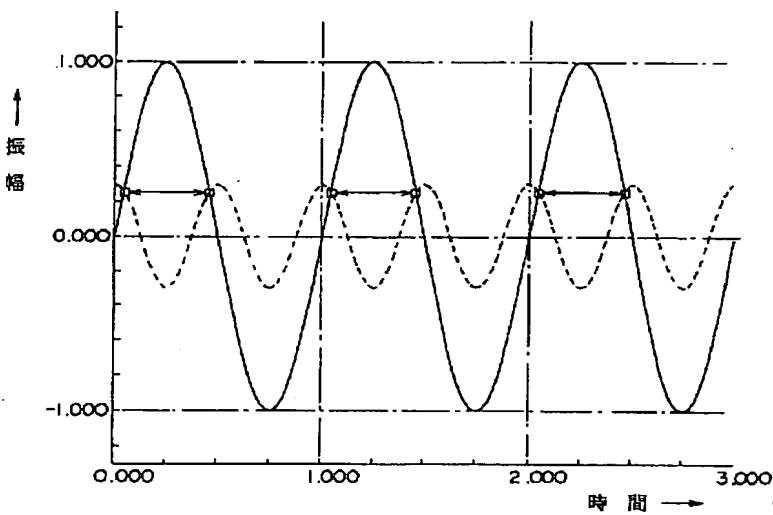
【図2】



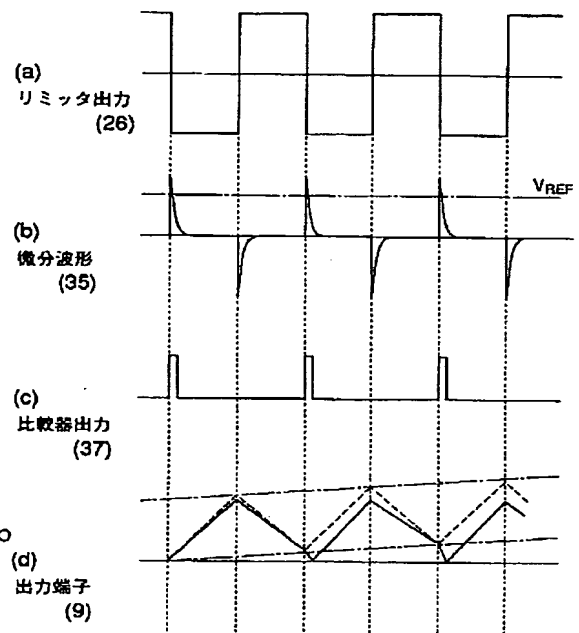
【図6】



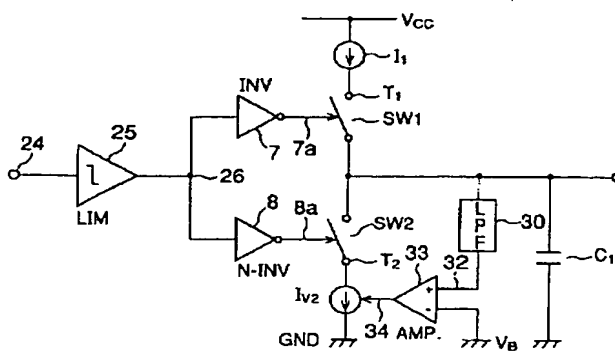
【図3】



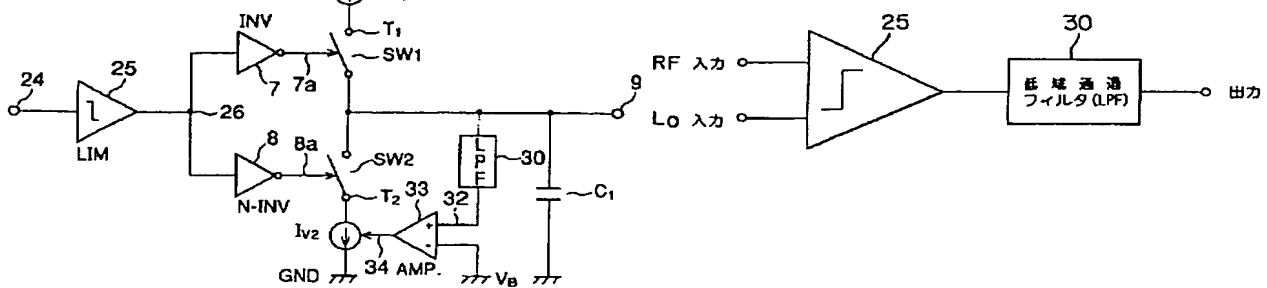
【図9】



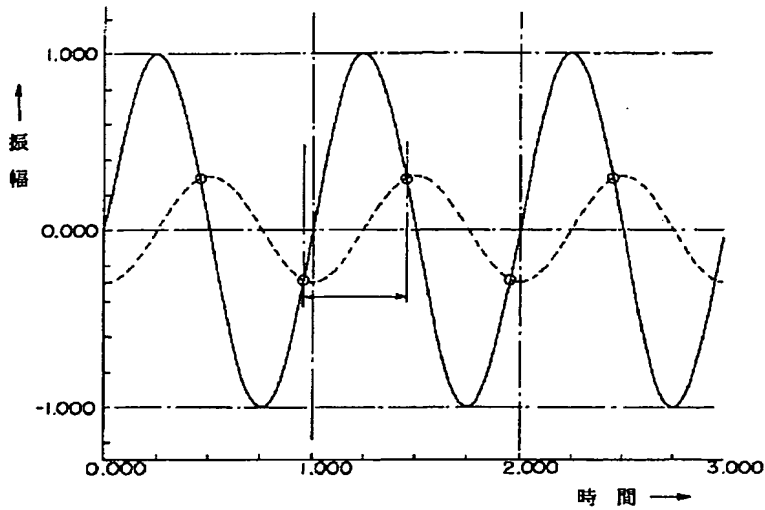
【図7】



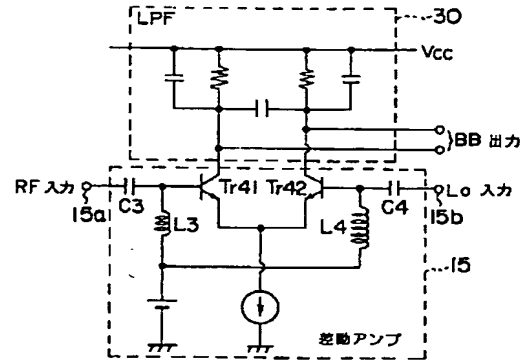
【図16】



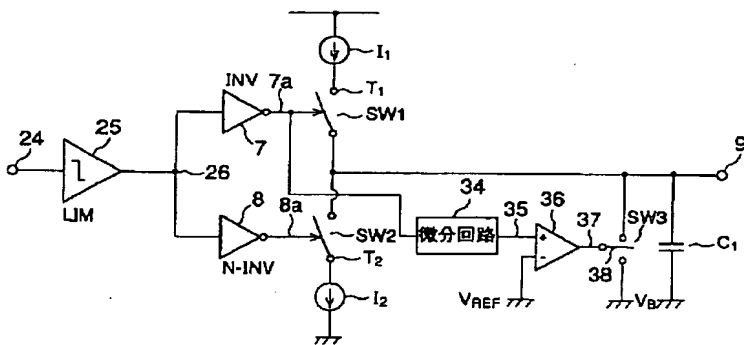
【図4】



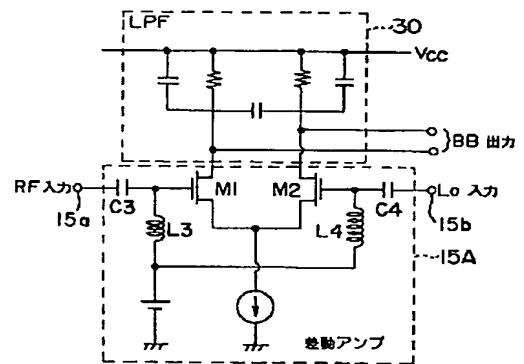
【図17】



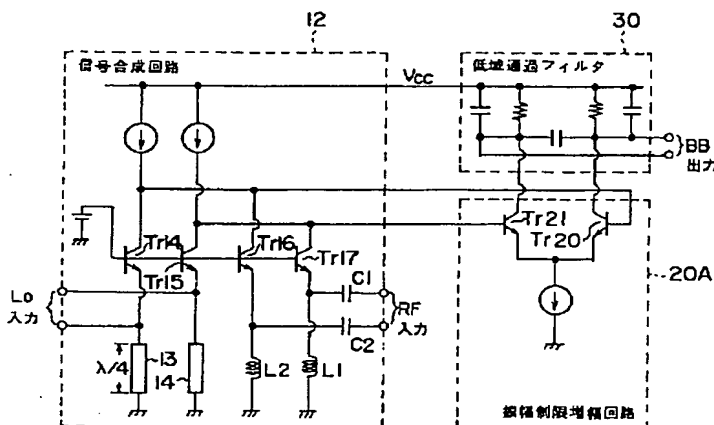
【図8】



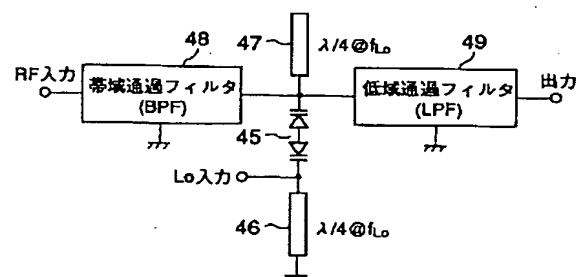
【図18】



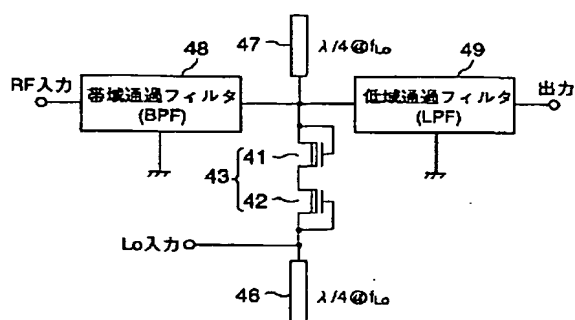
【図10】



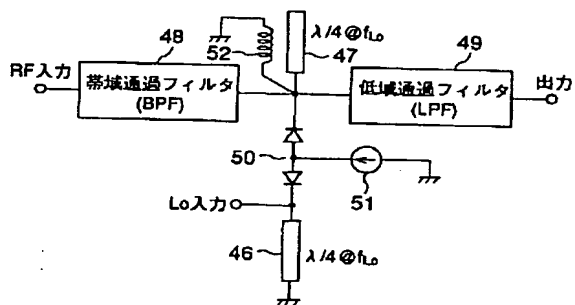
【図21】



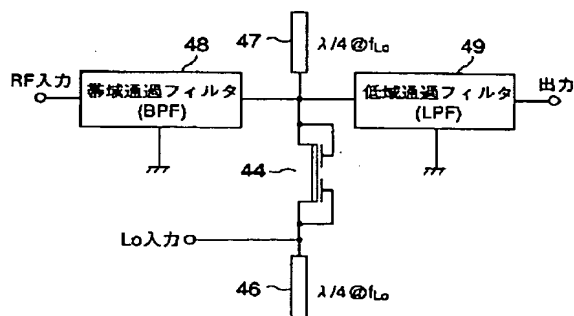
【图 22】



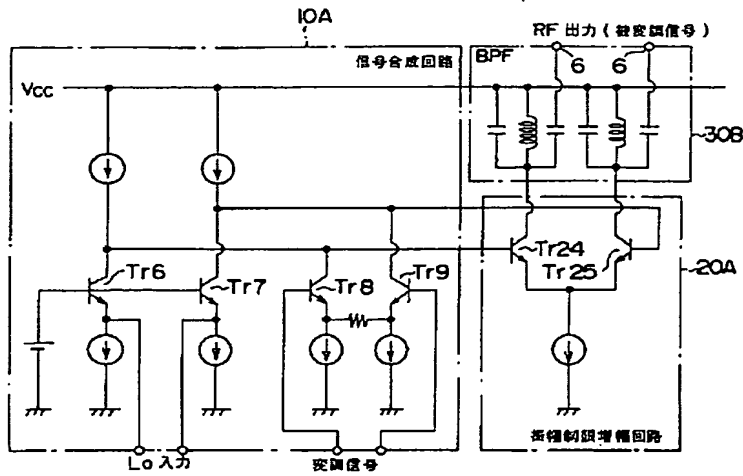
【図 24】



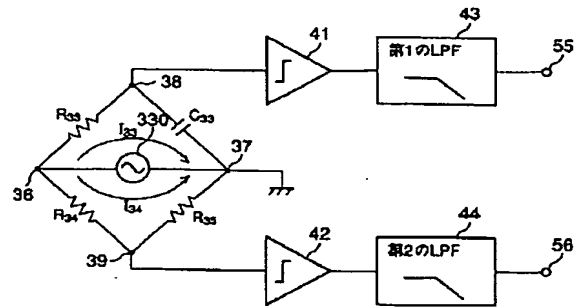
【图 23】



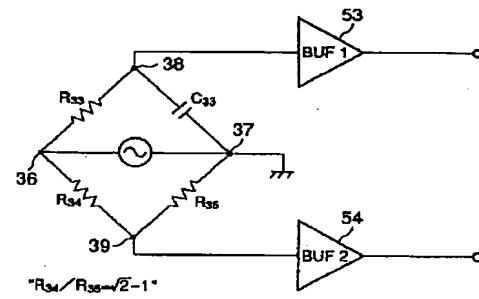
【図 15】



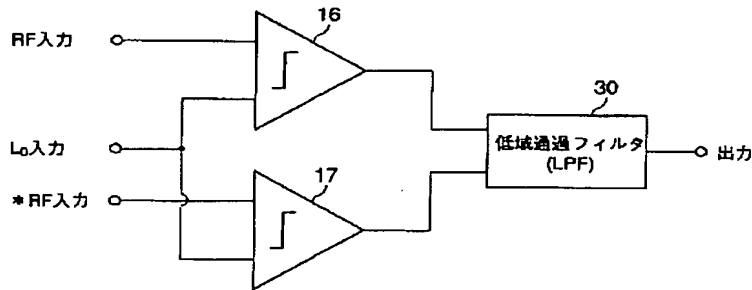
【図 33】



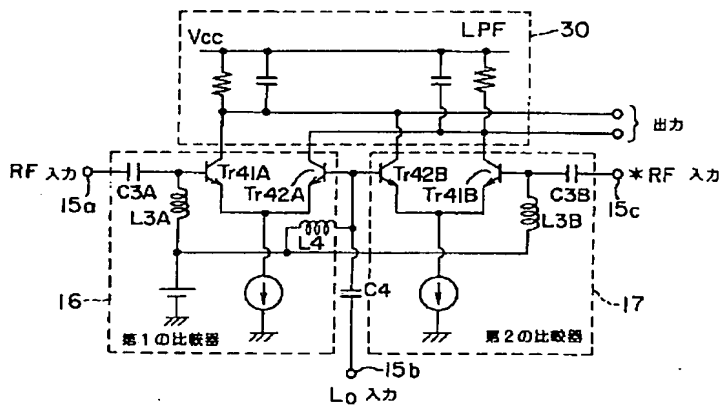
【図 34】



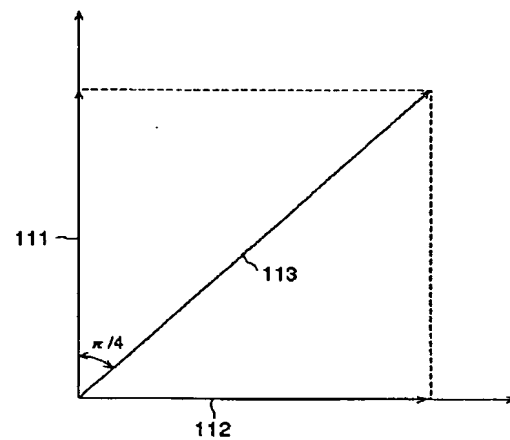
【図 19】



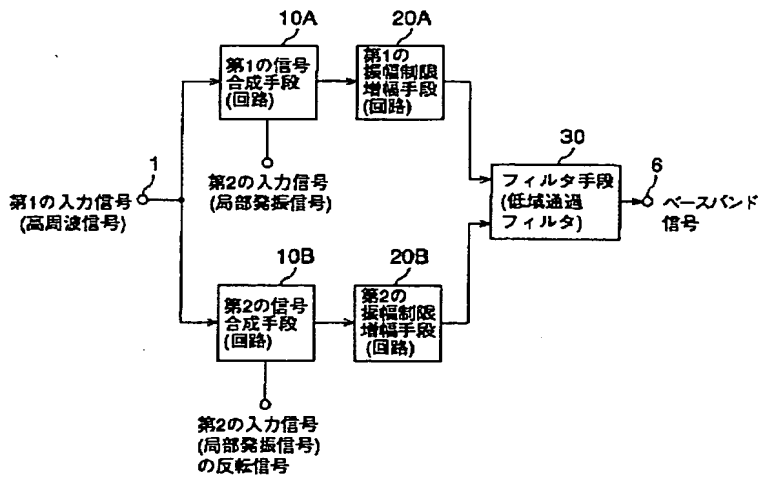
【図 20】



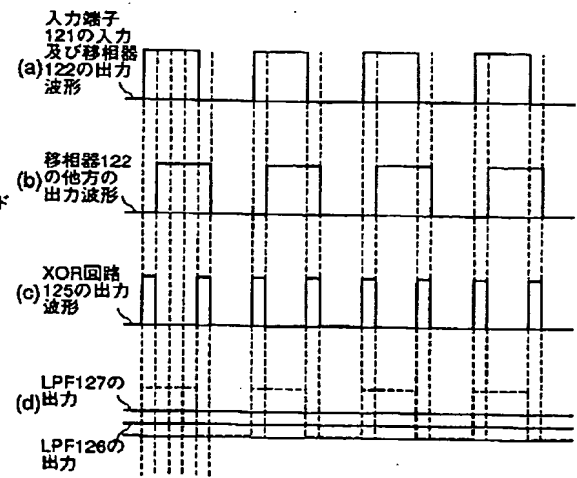
【図 36】



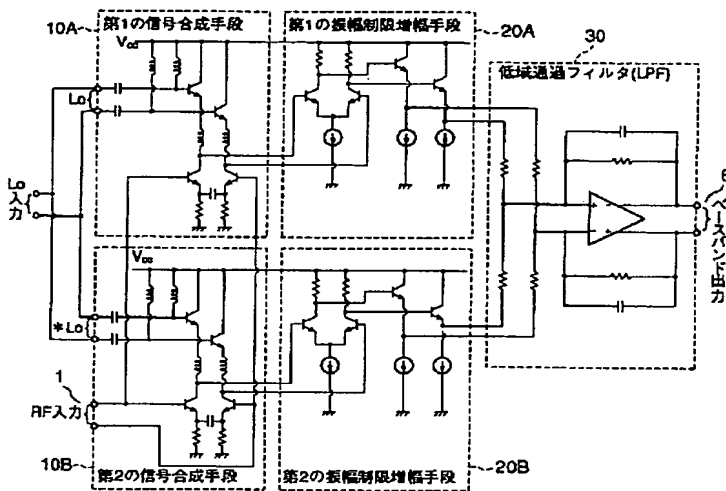
【図25】



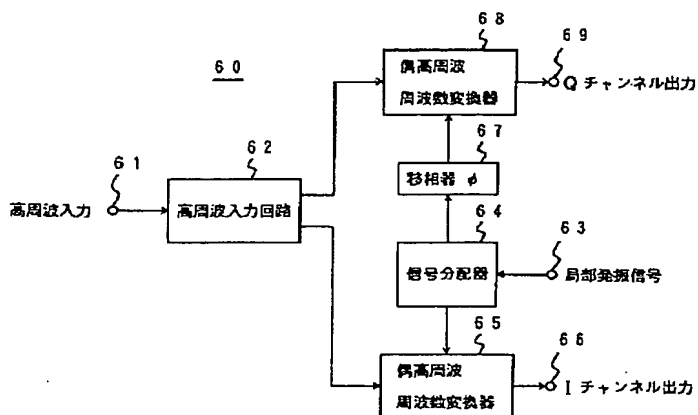
【図41】



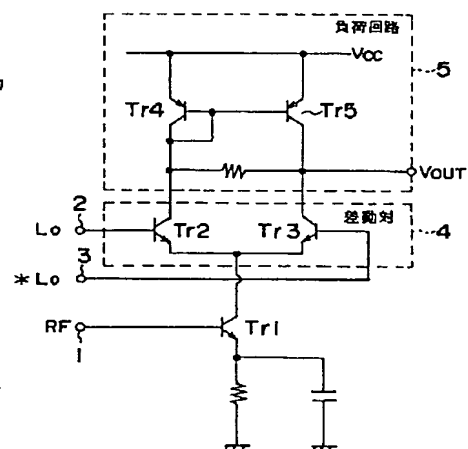
【図26】



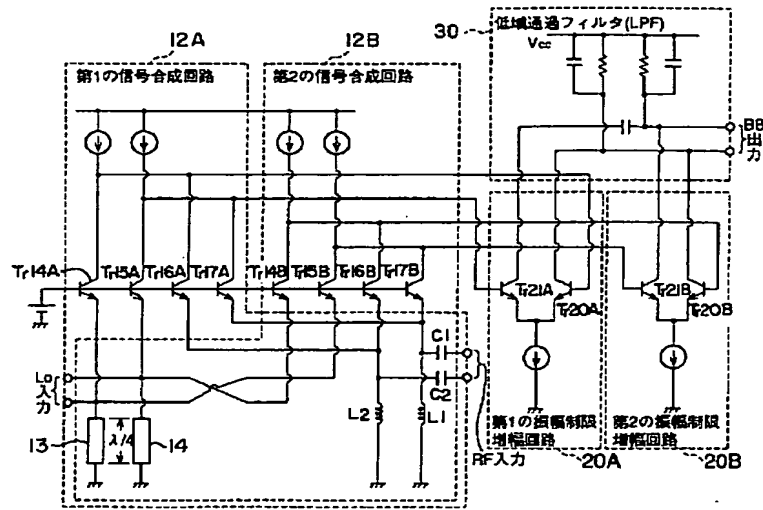
【図28】



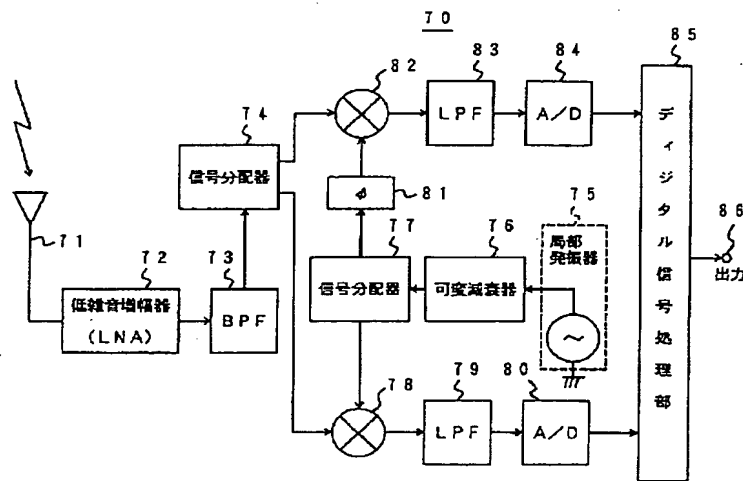
【図44】



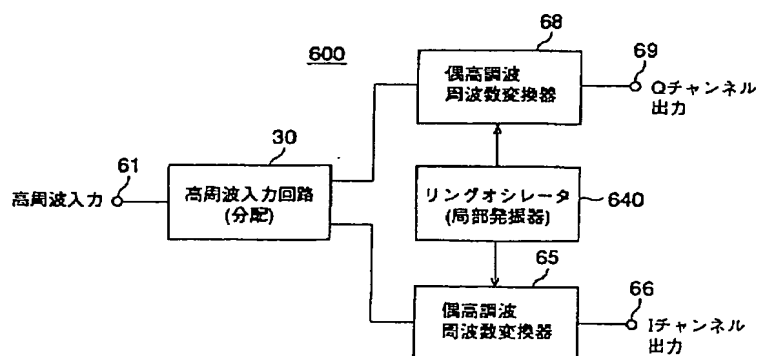
【図 27】



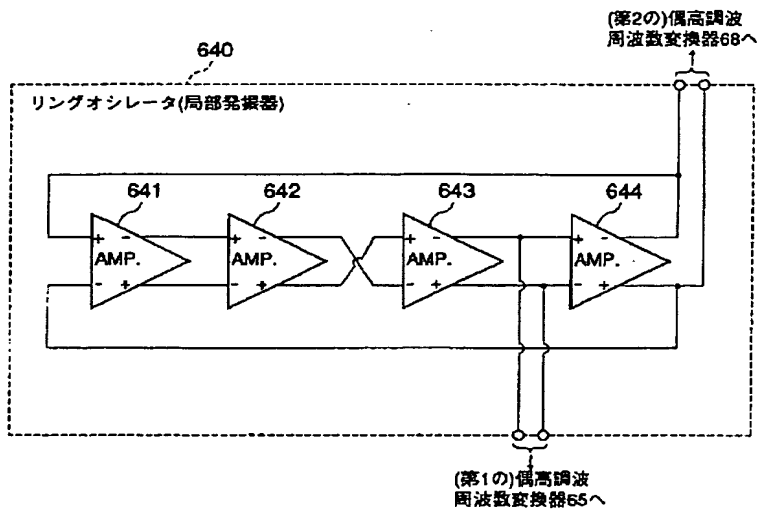
【図 29】



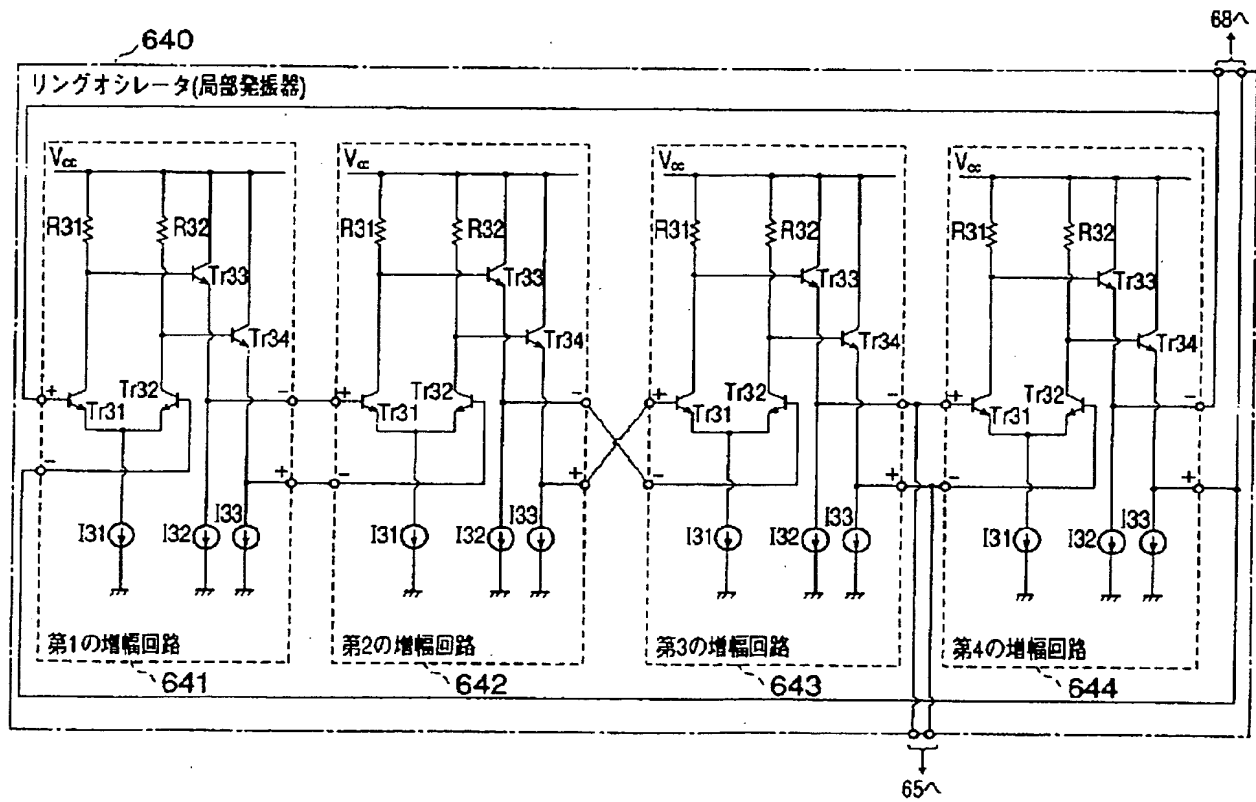
【図 30】



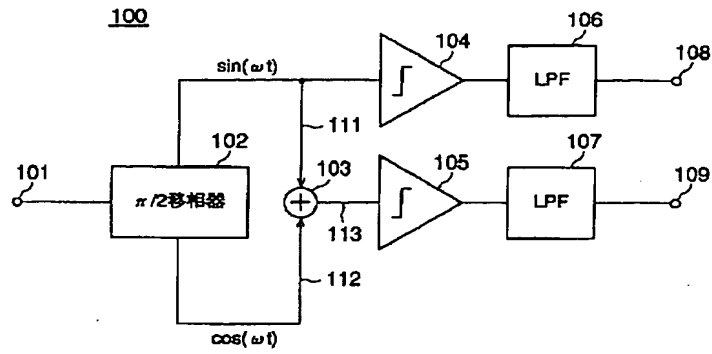
【図31】



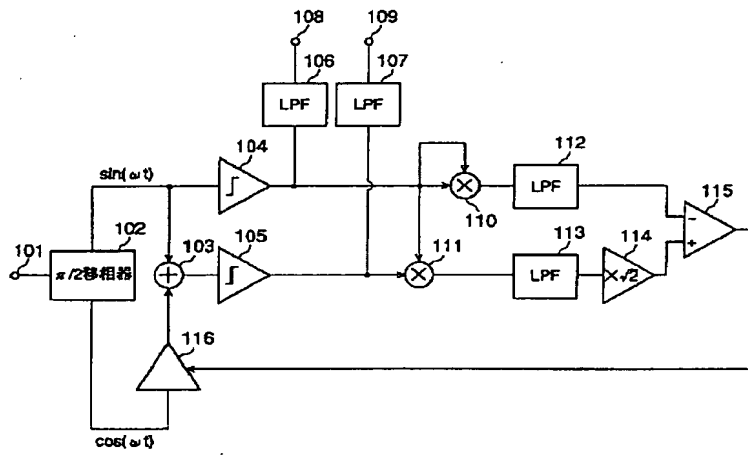
【図32】



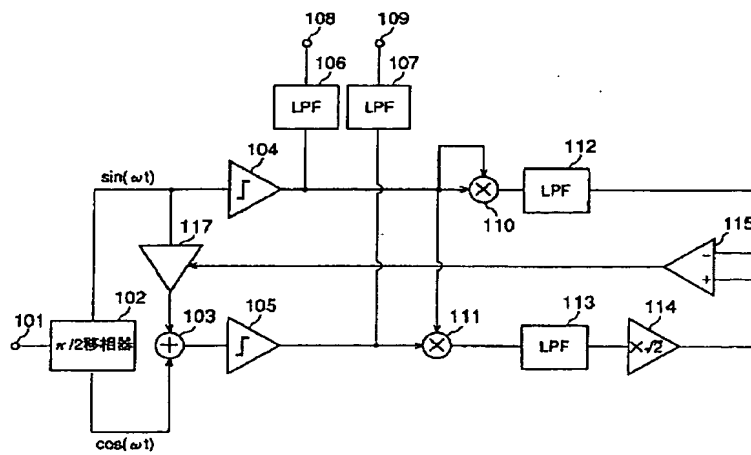
【図 35】



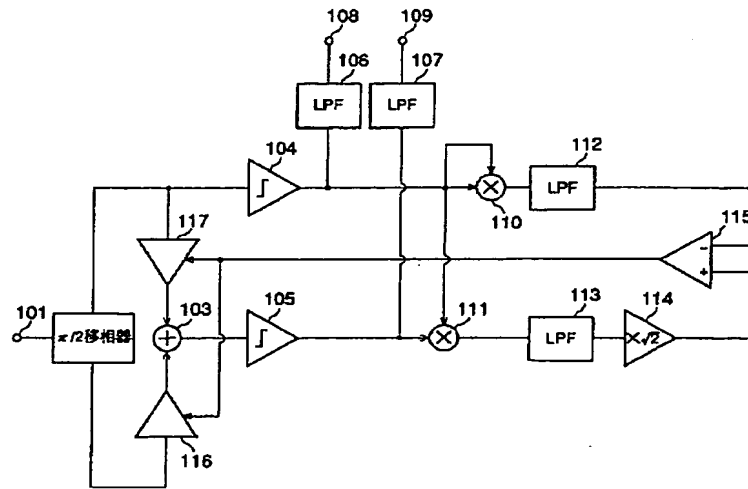
【図 37】



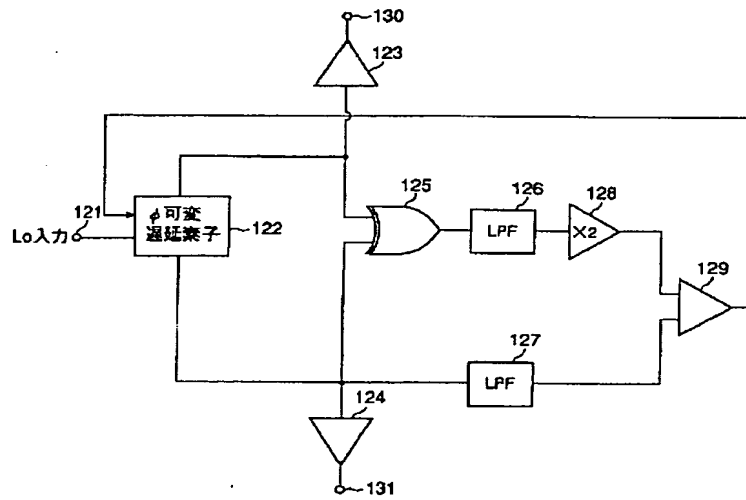
【図 38】



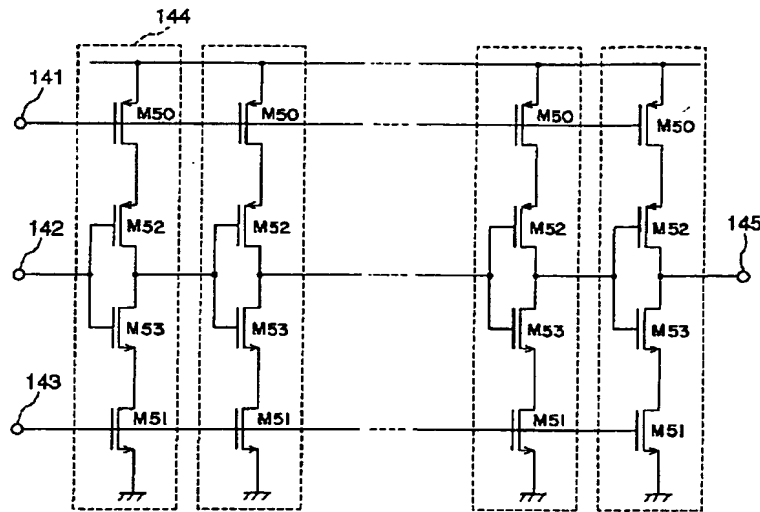
【図39】



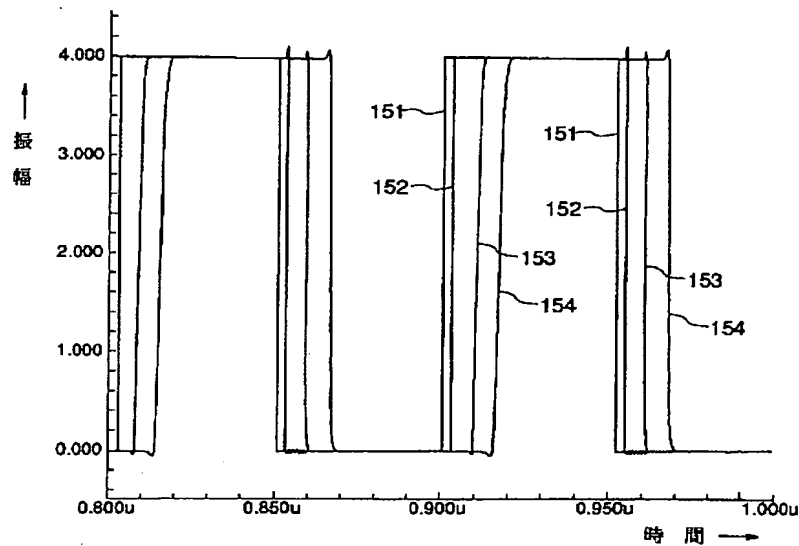
【図40】



【図42】



【図43】



フロントページの続き

(72)発明者 大 高 章 二

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72)発明者 藤 本 竜 一

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72)発明者 谷 本 洋

神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第7部門第3区分
【発行日】平成15年2月28日(2003.2.28)

【公開番号】特開平9-205382
【公開日】平成9年8月5日(1997.8.5)
【年通号数】公開特許公報9-2054
【出願番号】特願平8-312275
【国際特許分類第7版】

C08L 69/00
C08K 5/521
C08L 55/02
/(C08L 69/00
55:02
25:12
83:04)
(C08L 55/02
69:00
25:12
83:04)
H04B 1/26
【FI】
C08L 69/00
C08K 5/521
C08L 55/02

【手続補正書】
【提出日】平成14年11月25日(2002.11.25)
【手続補正1】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正内容】
【特許請求の範囲】

【請求項1】第1の入力信号と第2の入力信号を入力し、これら第1および第2の入力信号を合成して合成信号を出力すると共に、前記第2の入力信号としての局部発振信号の周波数の偶数倍の周波数の雑音を除去する偶数倍波抑圧手段を備える信号合成手段と、差動増幅回路により構成され、前記信号合成手段が出力する前記合成信号を増幅し、振幅が一定である増幅信号を出力する振幅制限増幅手段と、前記振幅制限増幅手段が出力する増幅信号を入力し、この増幅信号の中から不要な信号成分を除去して所望の信号成分を出力するフィルタ手段と、を備えることを特徴とする周波数変換器。

【請求項2】第1の入力端子に第1の入力信号を入力し、第2の入力端子に第2の入力信号を入力する比較器と、

前記比較器の出力を入力して不要信号成分を除去して出力するフィルタと、

を備えることを特徴とする周波数変換器。

【請求項3】前記比較器として差動増幅回路を用いることを特徴とする請求項2に記載された周波数変換器。

【請求項4】第1の入力端子に第1の入力信号を入力し第2の入力端子に第2の入力信号を入力して、前記第1および第2の入力信号を比較する第1の比較器と、第1の入力端子に第2の入力信号を入力し第2の入力端子に第1の入力信号の反転信号を入力して、入力された両信号を比較する第2の比較器と、前記第1の比較器の出力と前記第2の比較器の出力とを入力して、両信号を合成し不要信号成分を除去して所望の信号成分のみを出力するフィルタと、を備えることを特徴とする周波数変換器。

【請求項5】第2の2端子非線形素子の第1の端子に接続された第1の端子と、第1の入力信号を入力する第2の端子と、を備える第1の2端子非線形素子と、前記第1の2端子非線形素子の端子に接続された第1の端子と、第2の入力信号を入力する第2の端子と、を備える第2の2端子非線形素子と、より構成され、前記第1および第2の2端子非線形素子の何れかの第2の端子より出力信号が取り出されること

を特徴とする周波数変換器。

【請求項 6】前記第 1 および第 2 の 2 端子非線形素子が、可変容量ダイオードであることを特徴とする請求項 5 に記載された周波数変換器。

【請求項 7】前記第 1 および第 2 の 2 端子非線形素子が、デプレッションタイプの電界効果トランジスタ (FET) であることを特徴とする請求項 5 に記載された周波数変換器。

【請求項 8】第 1 および第 2 の入力信号の何れか一方が入力される第 2 端子を備える第 1 の 2 端子非線形素子と、

第 2 および第 1 の入力信号の何れか他方が入力される第 2 端子を備える第 2 の 2 端子非線形素子と、

前記第 1 の 2 端子非線形素子の第 1 端子と前記第 2 の 2 端子非線形素子の第 1 端子とがそれぞれ接続される出力端子を備えるバイアス供給手段と、

を備え、

前記第 1 および第 2 の 2 端子非線形素子のそれぞれの第 2 端子の何れかより出力信号を取り出すことを特徴とする周波数変換器。

【請求項 9】前記第 1 および第 2 の 2 端子非線形素子がダイオードであることを特徴とする請求項 8 に記載された周波数変換器。

【請求項 10】第 1 の入力信号と第 2 の入力信号を入力し、これら第 1 および第 2 の入力信号を合成して第 1 の合成信号を出力する第 1 の信号合成手段と、

前記第 1 の信号合成手段が出力する前記第 1 の合成信号を増幅し、振幅が一定である第 1 の増幅信号を出力する第 1 の振幅制限増幅手段と、

第 1 の入力信号と第 2 の入力信号の反転信号とを入力し、これら第 1 の入力信号と第 2 の入力信号の反転信号を合成して第 2 の合成信号を出力する第 2 の信号合成手段と、

前記第 2 の信号合成手段が出力する前記第 2 の合成信号を増幅し、振幅が一定である第 2 の増幅信号を出力する第 2 の振幅制限増幅手段と、

前記第 1 および第 2 の振幅制限増幅手段がそれぞれ出力する第 1 および第 2 の増幅信号を入力し、両信号を合成して不要な信号成分を除去し、所望の信号成分のみを出力するフィルタと、

を備えることを特徴とする周波数変換器。

【請求項 11】高周波信号を入力して 2 つの高周波信号に分配してそれぞれを出力する高周波分配回路と、
少なくともトランジスタ差動対を備え、前記高周波分配回路により分配された一方の高周波信号を入力してその周波数を変換する第 1 の偶高調波周波数変換器と、
少なくともトランジスタ差動対を備え、前記高周波分配回路により分配された他方の高周波信号を入力してその周波数を変換する第 2 の偶高調波周波数変換器と、
局部発振信号を入力し、前記第 1 の偶高調波周波数変換

器および前記第 2 の偶高調波周波数変換器のそれぞれに、位相が互いに $\pi/4$ 異なる局部発振信号を分配する局部発振信号分配回路よりなる直交復調器と、
を備えることを特徴とする周波数変換器を用いた無線受信機。

【請求項 12】前記局部発振信号分配回路は、可変移相回路と、前記可変移相回路の入力信号と出力信号の排他的論理和を演算する排他的論理和回路と、この排他的論理和回路の出力信号の直流成分レベルを検出する第 1 の低域通過フィルタと、前記可変移相回路の入力信号の直流成分レベルを検出する第 2 の低域通過フィルタと、前記第 1 の低域通過フィルタの出力信号を増幅する増幅回路と、前記増幅回路の出力信号と前記第 2 の低域通過フィルタの出力信号を比較しその差を増幅する比較回路と、前記可変移相回路の入力信号を各々入力し前記第 1 および第 2 のバッファと、により構成され、
前記比較回路の出力により前記移相回路の移相量が制御されることを特徴とする請求項 11 に記載された周波数変換器を用いた無線受信機。

【請求項 13】前記第 1 および第 2 のバッファは、入力信号を三角波に変換する変換機能をそれぞれ有することを特徴とする請求項 12 に記載された周波数変換器を用いた無線受信機。

【請求項 14】前記移相回路は、M 段 (M は偶数) のインバータ回路よりなることを特徴とする請求項 12 に記載された周波数変換器を用いた無線受信機。

【請求項 15】前記局部発振信号分配回路は、局部発振信号を入力する直列接続された第 1 および第 2 の抵抗と、局部発振信号を入力する直列接続された第 3 の抵抗および第 1 の容量と、前記第 1 の抵抗と第 2 の抵抗の直列接続点の信号を振幅制限し、その高調波成分を除去して前記第 1 または第 2 の偶高調波周波数変換器の何れか一方に供給するための第 3 のフィルタと、前記第 3 の抵抗と第 1 の容量との直列接続点の信号を振幅制限し、その高調波成分を除去して前記第 1 および第 2 の偶高調波周波数変換器の他方に供給するための第 4 のフィルタと、により構成されることを特徴とする請求項 11 に記載された周波数変換器を用いた無線受信機。

【請求項 16】前記局部発振信号分配回路は、局部発振信号を入力する直列接続された第 1 および第 2 の抵抗と、局部発振信号を入力する直列接続された第 3 の抵抗および第 1 の容量と、前記第 1 の抵抗と第 2 の抵抗との直列接続点の信号を前記第 1 および第 2 の偶高調波周波数変換器の何れか一方に供給する第 1 のバッファと、前記第 3 の抵抗と第 1 の容量との直列接続点の信号を前記第 2 および第 1 の偶高調波周波数変換器の他方に供給する第 2 のバッファと、により構成され、
前記第 1 の抵抗の抵抗値は、前記第 2 の抵抗の抵抗値のほぼ (ルート 2 - 1) 倍であることを特徴とする請求項

1 1 に記載された周波数変換器を用いた無線受信機。

【請求項 1 7】第 1 の入力信号と第 2 の入力信号を入力し、これら第 1 および第 2 の入力信号を合成して合成信号を出力する信号合成手段と、前記信号合成手段が出力する前記合成信号を増幅し振幅が一定である増幅信号を出力する振幅制限増幅手段と、前記振幅制限増幅手段が出力する増幅信号を入力してこの増幅信号の中から不要な信号成分を除去して所望の信号成分を生成して出力するフィルタ手段と、を備える周波数変換器を用いた無線受信機であって、

局部発振器の出力を可変減衰器または可変利得アンプに入力し、前記可変減衰器または可変利得アンプの出力を前記第 1 の入力信号として周波数変換器に入力することにより、利得制御を行なうことを特徴とする周波数変換器を用いた無線受信機。

【請求項 1 8】前記局部発振器の出力波形の立ち上がりまたは立ち下がりの少なくとも一方の信号の時間変化率が、立ち下がりまたは立ち上がりの期間においてほぼ一定となるように設定されていることを特徴とする請求項 1 7 に記載された周波数変換器を用いた無線受信機。

【請求項 1 9】前記局部発振器の出力は、三角波であることを特徴とする請求項 1 7 に記載された周波数変換器を用いた無線受信機。

【請求項 2 0】高周波信号を入力して 2 つの高周波信号に分配してそれぞれを出力する高周波分配回路と、前記高周波分配回路により分配された一方の高周波信号を入力してその周波数を変換する第 1 の偶高調波周波数変換器と、前記高周波分配回路により分配された他方の高周波信号を入力してその周波数を変換する第 2 の偶高調波周波数変換器と、

4 × N (N は正の整数) 段のリングオシレータよりなる局部発振器と、

前記リングオシレータの第 1 の出力を前記第 1 の偶高調波周波数変換器に供給し、前記リングオシレータの前記第 1 の出力より N 段シフトされた第 2 の出力を前記第 2 の偶高調波周波数変換器に供給する直交復調器と、を備えることを特徴とする周波数変換器を用いた無線受信機。